

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2004 EPO. All rts. reserv.

14283082

Basic Patent (No,Kind,Date): JP 10079330 A2 980324 <No. of Patents: 001>

MANUFACTURE OF THIN FILM SEMICONDUCTOR (English)

Patent Assignee: SONY CORP

Author (Inventor): INAKANAKA HIROSHI

IPC: #H01L-021/02;

CA Abstract No: #128(19)238134H; 128(19)238134H

Derwent WPI Acc No: #G 98-247331; G 98-247331

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 10079330	A2	980324	JP 96234490	A	960904 (BASIC)

Priority Data (No,Kind,Date):

JP 96234490 A 960904

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

05796230    \*\*Image available\*\*

MANUFACTURE OF THIN FILM SEMICONDUCTOR

PUB. NO.:        10-079330 [JP 10079330 A]

PUBLISHED:      March 24, 1998 (19980324)

INVENTOR(s):    INAKANAKA HIROSHI

APPLICANT(s):   SONY CORP [000218] (A Japanese Company or Corporation), JP  
(Japan)

APPL. NO.:      08-234490 [JP 96234490]

FILED:          September 04, 1996 (19960904)

INTL CLASS:     [6] H01L-021/02

JAPIO CLASS:    42.2 (ELECTRONICS -- Solid State Components); 30.1  
(MISCELLANEOUS GOODS -- Office Supplies); 35.1 (NEW ENERGY  
SOURCES -- Solar Heat); 45.3 (INFORMATION PROCESSING -- Input  
Output Units)

JAPIO KEYWORD: R007 (ULTRASONIC WAVES); R044 (CHEMISTRY -- Photosensitive  
Resins); R097 (ELECTRONIC MATERIALS -- Metal Oxide  
Semiconductors, MOS); R100 (ELECTRONIC MATERIALS -- Ion  
Implantation)

ABSTRACT

PROBLEM TO BE SOLVED: To manufacture a thin film semiconductor, having excellent crystallizability, easily and accurately at low cost by a method wherein a porous layer is formed on the surface of a semiconductor substrate, a semiconductor film is grown thereon, and the porous layer is exfoliated from the semiconductor substrate.

SOLUTION: A porous layer 12 is formed on the surface of a semiconductor substrate 11 by anodizing the surface of the semiconductor substrate 11. An Si semiconductor film 13 is formed on the porous layer 12 by epitaxially growing. External force is applied to between the semiconductor substrate 11 and a supporting substrate 61 in the direction which pulls apart them. Separation is made on the highly porous layer 12 or in its vicinity, and

the semiconductor film 13, where an integrated circuit is formed, is exfoliated from the semiconductor substrate 11 together with the supporting substrate 61. Accordingly, a flexible semiconductor film 13, which is formed in deposition on the flexible substrate 61, is formed and a thin film semiconductor can be produced in high volume at low cost.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-79330

(43) 公開日 平成10年(1998) 3月24日

(51) Int. Cl. <sup>6</sup>

H01L 21/02

識別記号

F I

H01L 21/02

B

審査請求 未請求 請求項の数 6 O L (全14頁)

(21) 出願番号 特願平8-234490

(22) 出願日 平成8年(1996) 9月4日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 田舎中 博士

東京都品川区北品川6丁目7番35号 ソニ

一株式会社内

(74) 代理人 弁理士 松隈 秀盛

(54) 【発明の名称】 薄膜半導体の製造方法

(57) 【要約】 (修正有)

【課題】 薄膜半導体を、低コストをもって容易、確実に得ることができるようにする。

【解決手段】 半導体基体の表面を多孔質層に変化させる工程と、この多孔質層に半導体膜を形成する工程と、この半導体膜を上記多孔質層を介して半導体基体から剥離する工程と、多孔質層の上記半導体基体に残存する多孔質膜をエッチング除去する多孔質膜の除去工程とを採る。

## 【特許請求の範囲】

【請求項 1】 半導体基体表面を多孔質層に変化させる工程と、

該多孔質層に半導体膜を形成する工程と、

該半導体膜を上記多孔質層を介して上記半導体基体から剥離する工程と上記多孔質層の上記半導体基体に残存する多孔質膜を化学薬品によるエッチングによって除去する多孔質膜の除去工程とを有することを特徴とする薄膜半導体の製造方法。

【請求項 2】 上記半導体基体に残存する多孔質膜のエッチングによる除去工程の後に陽極化成による電解エッチングを行うことを特徴とする請求項 1 に記載の薄膜半導体の製造方法。

【請求項 3】 上記化学薬品は、フッ硝酸の混合液、あるいはフッ硝酸と酢酸の混合液、またはフッ硝酸と過酸化水素水との混合液とすることを特徴とする請求項 4 に記載の薄膜半導体の製造方法。

【請求項 4】 上記多孔質層に形成する半導体膜がエピタキシャル半導体膜であることを特徴とする請求項 1 に記載の薄膜半導体の製造方法。

【請求項 5】 上記半導体膜に回路素子もしくは集積回路を形成した後、上記半導体膜を上記多孔質層を介して上記半導体基体から剥離する工程を行うことを特徴とする請求項 1 に記載の薄膜半導体の製造方法。

【請求項 6】 上記半導体基体が、Si、SiGe、GaAs、GaP のいずれかによることを特徴とする請求項 1 に記載の薄膜半導体の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、例えば薄膜トランジスタ等の半導体素子よりなる単体半導体装置、あるいは複数の半導体素子からなる半導体集積回路（IC）、IC カード、太陽電池等の各種半導体装置を構成することのできる薄膜半導体の製造方法に係わる。

## 【0002】

【従来の技術】 単体半導体装置、半導体集積回路、IC カード、太陽電池等の各種半導体装置を構成するに、その厚さを充分薄くすることによって、機器の小型化をはかるとか、例えば太陽電池において、光-電気の変換効率を高めるとか、さらに薄膜化によってフレキシブル化して、各種機器の組み立ての簡易化、使用上の便益化等をはかることができる。

## 【0003】

【発明が解決しようとする課題】 本発明は、上述した諸目的から、薄膜半導体を、低コストをもって容易、確実に得ることができるようにした薄膜半導体の製造方法を提供する。

## 【0004】

【課題を解決するための手段】 本発明による薄膜半導体の製造方法においては、半導体基体表面を多孔質層に変

化させる工程と、この多孔質層に半導体膜を形成する工程と、この半導体膜を上記多孔質層を介して半導体基体から剥離する工程と、多孔質層の上記半導体基体に残存する多孔質膜をエッチング除去する多孔質膜の除去工程とを採る。

【0005】 上述の本発明製造方法によれば、半導体基体表面に多孔質層を形成し、これの上に半導体膜を形成し、この半導体膜を多孔質層における強度の低下を利用して半導体基体から剥離して、剥離された半導体膜によって薄膜半導体を構成するので、その厚さは、半導体膜の厚さによって制御できることからこれを充分薄く、例えばフレキシブルな薄膜半導体として構成することができる。

【0006】 そして、本発明製造方法によれば、半導体基体表面に形成した多孔質層上に半導体薄膜を形成し、これを、多孔質層で分離するものであるが、更に、本発明においては、上述の方法によって薄膜半導体の作製に用いられた半導体基体を、再び同様の方法の繰り返しによって半導体膜、したがって、薄膜半導体の作製を行う半導体基体として利用する。すなわち、上述した半導体膜の剥離を多孔質層において行うが、この剥離が、多孔質層の膜厚方向の半導体基体との界面（半導体基体との界面とは半導体基体の多孔質化されていない部分との界面を指称する。）で剥離される態様によらず、多孔質層内で分離する態様となる場合において、半導体膜の剥離後の状態で、半導体基体のその剥離面に多孔質層の一部が残存することになるが、この場合において、本発明方法においては、この半導体基体側に残存する多孔質膜をエッチング除去することから、再び、この半導体基体を用いる場合において、特に、この半導体基体表面自体を多孔質層に変化させる方法による場合においても、多孔質膜の除去がなされ、半導体基体表面は、清浄な結晶性にすぐれた表面とされることから、多孔質層を再現性良く所定の多孔質性を有する多孔質層として形成することができ、これの上に形成する半導体膜においても、再現性よく安定して目的の特性を有する半導体膜、したがって薄膜半導体を構成することができる。

【0007】 したがって、本発明製造方法によれば、容易、且つ確実に、量産的に、したがって、低コストをもって薄膜半導体の製造を行うことができる。

## 【0008】

【発明の実施の形態】 本発明の実施の形態を説明する。本発明においては、半導体基体表面を例えば陽極化成によって変化させて、多孔質層を形成する。この多孔質層は、互いに多孔率（ポロシティ）が異なる 2 層以上の層からなる多孔質層とする。そして、この多孔質層の表面に半導体膜をエピタキシャル成長し、これに回路素子もしくは集積回路を形成する。その後このエピタキシャル半導体膜を多孔質層を介して、半導体基体から剥離して目的とする薄膜半導体装置を製造する。

【0009】一方、残された半導体基体は、再び上述した薄膜半導体の製造に繰返して使用されが、特に本発明においては、その再利用に先立って多孔質層の、半導体基体に残存する多孔質膜をエッチング除去する多孔質膜の除去工程を行う。

【0010】この半導体基体に残存する多孔質膜のエッチング除去工程は、化学薬品によるエッチングと、その後の陽極化成による電解エッチングとによることができる。このエッチングの化学薬品は、フッ硝酸の混合液、あるいはフッ硝酸と酢酸の混合液、またはフッ硝酸と過酸化水素水との混合液を用いることができる。

【0011】また、この繰返して使用されてその厚さが薄くなった半導体基体は、これ自体を薄膜半導体として用いることができる。

【0012】多孔質層の形成工程においては、その表面に面して多孔率が低い層を形成し、多孔質化がされない半導体基体に近い側すなわち内部側に多孔率が高い層を形成する。

【0013】また、多孔質層形成工程において、例えば多孔率が低い表面層と、この表面層と半導体基体との間に形成され、多孔率が表面層のそれより高い中間多孔率層と、この中間多孔率層内もしくはこの中間多孔率層の下層すなわち多孔質化がなされていない半導体基体との界面に形成され、中間多孔率層より高い多孔率を有する高多孔率層とを形成することができる。

【0014】多孔質層を形成する陽極化成においては、半導体基体表面を低電流密度で陽極化成する工程と、その後、高電流密度で陽極化成する工程とをとる。

【0015】また、陽極化成において、半導体基体表面を低電流密度で陽極化成する工程と、更にこの低電流密度よりも少し高い中間低電流密度で陽極化成する工程と、更にこれより高電流密度で陽極化成する工程とをとることができる。

【0016】また、陽極化成において、その高電流密度での陽極化成は、高電流密度の通電を間欠的に行うようにすることができる。

【0017】また、多孔質層を形成する陽極化成における、中間低電流密度での陽極化成において、その電流密度を漸次大きくすることができる。

【0018】陽極化成は、フッ化水素とエタノールを含有する電解溶液中、あるいはフッ化水素とメタノールを含有する電解溶液で行うことができる。

【0019】また、陽極化成工程において、電流密度を変更するに際して、電解溶液の組成も変更することができる。

【0020】多孔質層を形成した後は、水素ガス雰囲気中で加熱することが好ましい。また、多孔質層を形成した後の、水素ガス雰囲気中での加熱工程の前に、多孔質層を熱酸化することが好ましい。

【0021】半導体基体は、これの上に形成する、すな

わちこの半導体基体の表面の多孔質層上に形成する半導体膜に応じて、例えば、Si単結晶、多結晶、SiGe、GaAs、GaP等による半導体基体を用いることができる。例えば化合物半導体による薄膜半導体を形成する場合においては、半導体基体として化合物半導体基体を用いる。そして、この多孔質層上に化合物半導体をエピタキシャル成長させれば、例えばSi半導体基体上に化合物半導体をエピタキシャル成長させる場合よりも格子不整合を小さくすることができることから良好な結晶性をもつ薄膜化合物半導体を形成することができる。SiGe、GaAs、GaP等による半導体基体のいづれにおいても、陽極化成を行うことによってその表面に多孔質層を形成することができる。

【0022】半導体基体の形状は、種々の構成を採ることができる。例えばウェファ状すなわち円板状、あるいは基体表面が曲面を有する単結晶引上げによる円柱体状インゴットによるなど、種々の形状とすることができる。

【0023】また、半導体基体は、n型もしくはp型の不純物がドーパされた半導体基体あるいは、不純物を含まない半導体基体によって構成することができる。しかし、陽極化成を行う場合は、p型の不純物が高濃度にドーパされた低比抵抗の半導体基体いわゆるp<sup>+</sup>のSi基体を用いることが好ましい。この半導体基体としてp<sup>+</sup>型Si基体を用いるときは、p型不純物の例えばボロンBが、約10<sup>18</sup> atoms/cm<sup>3</sup>程度にドーパされ、その抵抗が0.01~0.02 Ω cm程度のSi基板を用いることが望ましい。そして、このp<sup>+</sup>型Si基体を陽極化成すると、基板表面とほぼ垂直方向に細長く伸びた微細孔が形成され、結晶性を維持したまま多孔質するため、望ましい多孔質層が形成される。

【0024】このように結晶性を維持したまま多孔質された多孔質層上に、半導体膜をエピタキシャル成長する。この半導体膜は、単層の半導体膜によって構成することもできるし、2層以上の複層半導体膜とすることができる。

【0025】このように、半導体基体上にエピタキシャル成長した半導体膜は、半導体基体から剥離するが、この剥離に先立って例えば半導体膜上に、フレキシブル樹脂シート等による支持基板を接合してこの支持基板とエピタキシャル半導体膜とを一体化した後、エピタキシャル半導体膜を支持基板と共に、半導体基体から、この半導体基体に形成した多孔質層を介して剥離することができる。

【0026】この支持基板は、フレキシブルシートに限られるものでなくガラス基板、樹脂基板あるいは例えば所要のプリント配線がなされたフレキシブル、もしくは剛性いわゆる堅い(リジッド)透明プリント基板によって構成することもできるものである。

【0027】半導体基体表面には、多孔率を異にする2層以上からなる多孔質層を形成する。最表面の多孔質層

5  
は、その多孔率が比較的小さく緻密な多孔質層として形成し、この多孔質層上に良好にエピタキシャル半導体膜を成長させることができるようにし、またこの表面層より内側すなわち下層側においては比較的多孔率の高い多孔質層を基体面に沿って形成することによってこれ自体の多孔率化による機械的強度の低下、あるいはこの多孔質層と他との格子定数の相違に基く歪みによって脆弱化し、この層においてエピタキシャル半導体膜の剥離、すなわち分離を容易に行うことができる。例えば、超音波印加によって分離させることができる程度に弱い多孔質層を形成することも可能となる。

【0028】多孔質層の表面より内側に形成する多孔率を大きくした層は、その多孔率が大きいほど上述の剥離が容易になるが、この多孔率が余り大きいと、上述したエピタキシャル半導体膜の剥離処理前に、剥離を発生させたり、多孔質層に破損を来すおそれがあることから、この多孔率の大なる層における多孔率は、40%以上70%以下とする。

【0029】また、多孔質層に多孔率の大なる層を形成する場合、その多孔率が大きくなるにつれ歪みが大きくなり、この歪の影響が多孔質層の表面層にまで及ぶと、表面層に亀裂を発生させるおそれが生じてくる。また、このように多孔質層の表面にまで歪の影響が生じると、これの上にエピタキシャル成長させる半導体膜に結晶欠陥を発生させる。そこで、多孔質層には、その多孔率が高い層と多孔率の低い表面層との間に、歪みを緩和するバッファ層として、表面層よりは多孔率が高く、かつ高多孔率層に比しては多孔率が低い中間多孔率を有する中間多孔率層を形成する。このようにすることにより、高多孔率層の多孔率を、上述のエピタキシャル半導体膜の剥離を確実に行うことができる程度に大きくし、しかも結晶性にすぐれたエピタキシャル半導体膜の形成を可能にする。

【0030】上述した半導体基体表面の多孔質化の陽極化成は、公知の方法、例えば伊藤らによる表面技術Vol. 46, No. 5, pp. 8~13, 1995〔多孔質Siの陽極化成〕に示された方法によることができる。すなわち、例えば図7にその概略構成図を示す2重セル法で行うことができる。この方法は、第1および第2の槽1Aおよび1Bを有する2槽構造の電解溶液槽1が用いられる。そして、両槽1Aおよび1B間に多孔質層を形成すべき半導体基体11を配置し、両槽1Aおよび1B内に、直流電源2が接続された対の白金電極3Aおよび3Bの各一方が配置される。電解溶液槽1の第1および第2の槽1Aおよび1B内には、それぞれ例えばフッ化水素HFとエタノールC<sub>2</sub>H<sub>5</sub>OHとを含有する電解溶液4、あるいはフッ化水素HFとメタノールCH<sub>3</sub>OHとを含有する電解溶液4が収容され、第1および第2の槽1Aおよび1Bにおいて電解溶液4に半導体基体11の両面が接触するように配置され、かつ両電極3

Aおよび3Bが電解溶液4に浸漬配置される。そして、半導体基体11の多孔質層を形成すべき表面側の槽1A内の電解溶液4に浸漬されている電極3A側を負極側として、直流電源2が接続されて両電極3Aおよび3B間に通電がなされる。このようにすると、半導体基体11側を陽極側、電極3Aを陰極側とする給電がなされ、これにより、半導体基板の電極3A側に対向する表面が侵蝕されて多孔質化する。

【0031】この2槽セル法によるときは、オーミック電極を半導体基体に被着形成することが不要となり、このオーミック電極から不純物が半導体基体に導入することが回避される。

【0032】そしてこの陽極化成における条件の選定により、形成される多孔質層の構造が相当に変化するものであり、これによってこれの上に形成する前述したエピタキシャル半導体膜の結晶性および剥離性が変化する。

【0033】多孔率を異にする2層以上の層からなる多孔質層を形成するには、陽極化成処理において、電流密度が異なる2段階以上の多段階陽極化成法を採用する。具体的には、表面に多孔率が低いすなわち口径の小さい微細孔による比較的緻密な低多孔率の多孔質層を作製するため、まず、低電流密度で第1陽極化成を施す。多孔質層の膜厚は時間に比例するので、所望する膜厚になるような時間で陽極化成を行う。その後、かなり高い電流密度で第2陽極化成を行えば、最初に形成された低多孔率の多孔質層の下側に多孔率の大きい高多孔率の多孔層が形成される。すなわち、少なくとも多孔率の低い低多孔率層と、多孔率の高い高多孔率層を有する多孔質層が形成される。

【0034】そして、この場合、低多孔率の多孔質層と、高多孔率の多孔質層との界面付近には、両者の格子定数の違いにより大きな歪みが生じる。この歪みがある値以上になると、多孔質層は2つに分離する。したがって、この歪みによる分離あるいは、多孔率による機械的強度の低下による分離が生じるか、生じないかという境界条件付近の陽極化成条件で多孔質層を形成すれば、この多孔質層上に成長させた半導体膜、例えばエピタキシャル半導体膜は、この多孔質層を介して容易に分離することができる。

【0035】この場合の、低電流密度の第1陽極化成は、例えば0.01~0.02Ωcmのp型シリコン単結晶基体を用い、HF:C<sub>2</sub>H<sub>5</sub>OH=1:1(HFが49%溶液、エタノールが95%溶液での体積比)(以下同様)のとき、0.5~10mA/cm<sup>2</sup>程度の低電流密度で数分間から数十分間行う。また、高電流密度の第2陽極化成は、例えば40~300mA/cm<sup>2</sup>程度の電流密度で、1~10秒間、好ましくは3秒間前後の時間で行う。

【0036】上述した第1および第2の2段階の陽極化成では、多孔質層内部の高多孔質層で発生する歪みがか



7  
なり大きくなるため、多孔質層の表面までこの歪みの影響が及び、この場合、前述したように、亀裂の発生や、これの上に形成するエピタキシャル半導体膜に結晶欠陥を発生させるおそれが生じる。そこで、多孔質層において、低多孔率の表面層と高多孔率層との間に、これらによって発生する歪みを緩和するバッファ層として、表面層よりは多孔率が高く、かつ高多孔率層に比しては多孔率が低い中間多孔率層を形成する。具体的には、最初に低電流密度の第1陽極化成を行い、次いで第1陽極化成よりもやや高い電流密度の第2陽極化成を行って、その後それらよりもかなり高い電流密度で第3陽極化成を行う。第1陽極化成の条件は、特に制限されないが、例えば0.01~0.02Ωcmのp型シリコン単結晶基体を用い、電解溶液としてHF:C<sub>1</sub>H<sub>3</sub>OH=1:1を用いるとき、0.5~3mA/cm<sup>2</sup>未満程度、第2陽極化成の電流密度は例えば3~20mA/cm<sup>2</sup>程度、第3陽極化成の電流密度は、例えば40~300mA/cm<sup>2</sup>程度で行うことが好ましい。例えば1mA/cm<sup>2</sup>の電流密度で陽極化成を行うと、多孔率は約16%程度、7mA/cm<sup>2</sup>の電流密度で陽極化成を行うと、多孔率は約26%、200mA/cm<sup>2</sup>の電流密度で陽極化成を行うと、多孔率は約60~70%程度になる。このような陽極化成を行った多孔質層上にエピタキシャル成長を行うと、結晶性のよいエピタキシャル半導体膜が成膜できる。

【0037】また、上述したように電流密度を3段階とする陽極化成を行う場合、第1陽極化成で形成される多孔率が低い表面層はそのまま低い多孔率を保ち、第2陽極化成で形成される多孔率がやや高い中間多孔率層、すなわちバッファ層は、表面層より内側、すなわち表面層と多孔質化がされていない半導体基体との界面に形成されて、多孔質層は表面層と中間多孔率層との2層構造となる。また、上述の第3陽極化成で形成される多孔率の高い高多孔率層は、原理は不明であるが、その電流密度を90mA/cm<sup>2</sup>程度以上とすると、第2陽極化成で形成した中間多孔率層内にすなわち中間多孔質層の厚さ方向の中間部に形成される。

【0038】また中間多孔率層の形成において、この中間多孔率層を形成する陽極酸化を多段階もしくは漸次例えば通電電流密度を変化する条件下で行うことによって、低多孔率表面層と、高多孔率層との間に階段的にもしくは傾斜的にその多孔率を、表面層から高多孔率層側に向かって高めた中間多孔率層を形成する。このようにすれば、表面層と高多孔率層との間の歪みは、より緩和されて、さらに確実に結晶性のよいエピタキシャル半導体膜をエピタキシャル成長することができる。

【0039】ところで、分離面は、最後に行う多孔率の大きい剥離層とその直前に行う多孔率の小さいバッファ層との界面で格子定数の違いによる歪みが大きくかかることによって形成することができるが、この最後の陽

極化成を行うときに工夫をすると、分離面がより分離しやすくなる。それは、最後の高電流密度の陽極化成で、例えば時間を3秒間一定に通電するのではなく、1秒間の通電の後、陽極化成を一旦停止して、所要時間経過後、例えば1分程度放置した後、同じまたは異なる高電流密度でまた1分間の通電を行って陽極化成を停止し、また所要時間経過後、例えば1分程度放置した後、再度同じまたは異なる高電流密度で1秒間通電を行って陽極化成を停止するという間欠的に通電する方法である。この方法を使用して適当な陽極化成条件を選ぶと、剥離層が半導体基板との界面すなわち多孔質層の最下面に形成され、分離面は上記のような中間多孔質層すなわちバッファ層の内部ではなく、多孔質層の半導体基板との界面で分離される。そして半導体基体側表面は電解研磨される。

【0040】この場合、多孔質層における歪みが生じる高多孔質層と表面とが最大限に離間し、中間多孔率層によるバッファ効果が最大限に発揮されることになり、良好な結晶性を有するエピタキシャル半導体膜を形成することができる。また、このように中間多孔質層が表面側에만形成されるので多孔質層の全体の厚さを小さくすることができ、この多孔質層を形成するための半導体基板の消耗厚さを減らすことができ、この半導体基体の繰り返し使用回数を大とすることができる。

【0041】このように、陽極化成条件の選定により、分離面においては、歪が大きく掛かるようにし、しかもこの歪みの影響が半導体膜のエピタキシャル成長面に与えられないようにすることができる。

【0042】また、多孔質層上に、結晶性良く半導体のエピタキシャル成長を行うには、多孔質層の表面層の結晶成長の種となる微細孔を小さくすることが望まれる。このように表面層の微細孔を小さくする手段の一つとしては、陽極化成にあたって電解液中のHF濃度を濃くする方法がある。すなわち、この場合、まず表面層を形成する低電流陽極化成では、HF濃度の濃い電解溶液を使用する。次にバッファ層となる中間多孔率層を形成し、その後、電解溶液のHF濃度を下げてから、最後に高電流密度の陽極化成を行う。このようにすることによって、表面層の微細孔の微細化をはかることができることによって、これの上に結晶性の良いエピタキシャル半導体膜を形成することができるものであり、しかも高多孔率層においては、多孔率を必要充分に高くできるので、エピタキシャル半導体膜の剥離は良好に行うことができる。

【0043】この多孔質層の陽極化成における電解溶液の変更は、例えば表面層の形成においては、電解溶液として、例えばHF:C<sub>1</sub>H<sub>3</sub>OH=2:1による電解溶液を使用した陽極化成を行い、バッファ層としての中間多孔率層の形成においては、やや薄いHF濃度の電解溶液、例えばHF:C<sub>1</sub>H<sub>3</sub>OH=1:1による電解溶

液を使用した陽極化成を行い、さらに高多孔率層を形成においては、電解溶液は、さらにHF濃度を薄くして、例えばHF:C,H:OH=1:1~1:2の電解溶液を用いた高電流密度の陽極化成を行う。

【0044】なお、上述した多孔質層の形成において、表面層の形成から中間多孔率層の形成にかけて、電流密度を変化させるとき、一旦陽極化成を停止してから、次の陽極化成を行う通電を開始する手順によることもできるし、一旦陽極化成を停止することなくすなわち通電を停止することなく、連続して電流密度を変化させて行うこともできる。

【0045】また、陽極化成を行う際は、光を遮断した暗所で行うことが好ましい。これは、光を照射すると、多孔質層の表面に凹凸が多くなり、結晶性の良好なエピタキシャル半導体膜を得ることが困難になることによる。

【0046】なお、陽極化成されたシリコンの多孔質層は、可視発光素子として利用できる。この場合、上記と逆に光を照射しながら陽極化成することが好ましく、これにより発光効率が上昇する。更に、酸化させると、波長にブルーシフトが起こる。また、半導体基体は、p型でもn型でもよいが、不純物を導入しない高抵抗のものの方が好ましい。

【0047】以上の工程により、表面（片面または両面）に多孔質層が形成された半導体基板を得ることができる。なお、多孔質層全体の膜厚は、特に制限されないが、1~50 $\mu$ m、好ましくは3~15 $\mu$ m、通常8 $\mu$ m程度の厚さとすることができる。多孔質層全体の厚さは、半導体基板をできる限り繰り返し使用できるようにするためにできるだけ薄くすることが好ましい。

【0048】また、多孔質層上に、半導体膜を成膜するに先立って、多孔質層をのアニールを行うことが好ましい。このアニールは、水素ガス雰囲気中での熱処理、すなわち水素アニールを上げることができる。この水素アニールを行うときは、多孔質層の表面に形成された自然酸化膜の完全な除去、および多孔質層中の酸素原子を極力除去することができ、多孔質層の表面が滑らかになり、良好な結晶性を有するエピタキシャル半導体膜を形成することができる。同時にこの前処理によって、高多孔率層と中間多孔率層との界面の強度を一層弱めることができ、エピタキシャル半導体膜の基板からの分離がより容易に行うことができる。この場合の水素アニールは、例えば950℃~1150℃程度の温度範囲で行う。

【0049】また、水素アニールの前に、多孔質層を低温酸化させると、多孔質層の内部は酸化されるので、水素ガス雰囲気中での熱アニールを施しても多孔質層には大きな構造変化が生じない。つまり、多孔質層の表面への剥離層からの歪みが伝わりにくくなり、良質な結晶性のエピタキシャル半導体膜を成膜することができる。こ

の場合の低温酸化は、例えばドライ酸化雰囲気中で400℃で1時間程度で行うことができる。

【0050】そして、上述したように多孔質層表面に半導体のエピタキシャル成長を行う。この半導体のエピタキシャル成長は、単結晶半導体基板の表面に形成された多孔質層は、多孔質ながら結晶性を保っていることから、この多孔質層上へのエピタキシャル成長は可能である。この多孔質層表面へのエピタキシャル成長は、例えばCVD法により、例えば700℃~1100℃の温度で行うことができる。

【0051】また、上述した水素アニール、および半導体のエピタキシャル成長のいずれにおいても、半導体基体を所定の基体温度に加熱する方法としては、いわゆるサセプタ加熱方式によることもできるし、半導体基体自体に直接電流を流して加熱する通電加熱方式等を採用することができる。

【0052】多孔質層上に成長させる半導体膜は、単層半導体膜とすることも複数の半導体層の積層による複層半導体膜とすることができる。また、この半導体膜は半導体基体と同じ物質でもよいし、異なる物質でもよい。例えば、単結晶Si半導体基体を用い、その表面に形成した多孔質層にSi、あるいはGaAs等の化合物半導体、またはシリコン化合物、例えばSi<sub>3</sub>N<sub>4</sub>、Ge<sub>2</sub>S<sub>3</sub>をエピタキシャル成長するとか、これらを適宜組み合わせ積層する等、種々のエピタキシャル成長を行うことができる。

【0053】また、半導体膜には、その成長に際してn型もしくはp型の不純物を導入することができる。あるいは、半導体膜の成膜後に、イオン注入、拡散等によって不純物の導入を全面もしくは選択的に行うこともできる。この場合、その使用目的に応じて、導電型、不純物の濃度、種類の選択がなされる。

【0054】また、半導体膜の厚さも、薄膜半導体の用途に応じて適宜選択することができる。例えば、半導体集積回路を薄膜半導体に形成する場合、半導体素子の動作層は数 $\mu$ m程度の厚さであるので、例えば5 $\mu$ m程度の厚さに形成することができる。

【0055】上述のようにして得られたエピタキシャル半導体膜の表面には、やや凹凸があり、この半導体膜に対する回路素子もしくは集積回路の形成工程で行われる例えばフォトリソグラフィ工程におけるフォトレジストに対する露光処理での露光装置のマスク合わせの精度が低下するなどの不都合が生じる場合は、半導体膜表面を研磨することが好ましい。この場合、多孔質層が脆く、弱くなっているので、この多孔質層に負担がかからない弱い研磨を行う。

【0056】次に、半導体装置を構成する場合においては、回路素子もしくは集積回路を、半導体膜に形成する。例えばDRAM (Dynamic Random Access Memory) や、CMOS (Complementary Metal Oxide Semiconduct

lor) など、半導体素子、あるいはこれらの素子を組み合わせた集積回路を形成する。これら回路素子もしくは集積回路は、通常一般の半導体製造技術によることができる。その製造は、例えば拡散炉、イオン注入装置、露光装置、CVD(化学的気相成長)装置、スパッタ装置、洗浄装置、ドライエッチング装置、エピタキシャル成長装置等を使用して半導体基体形成できる全ての回路素子もしくは集積回路に適用できる。また、回路素子もしくは集積回路としては例えば、ダイオード、トランジスタ等の各半導体素子、デジタルまたはアナログIC、フラッシュメモリ等その種類を問わず、例えば太陽電池を構成することもできる。

【0057】このように、半導体膜に回路素子もしくは集積回路が形成された薄膜半導体装置は、その全体を絶縁層によって被覆しておくことが好ましい。

【0058】このように、回路素子もしくは集積回路を形成した後、この半導体膜、すなわち薄膜半導体装置に、支持基板を接合する。この支持基板は、例えば樹脂基板、ガラス基板、金属基板、セラミック基板などその種類に制限はない。例えば、ICカードを構成するフレキシブル基板やカバーシートなどに貼り付け、ICカードを構成するようにしてもよい。また、支持基板にも、回路素子もしくは集積回路を形成することもでき、であり、プリント基板等によって構成することができる。この支持基板の接合方法は、例えば接着剤、半田、粘着材等による接合によることができ、その接合強度は、後に行う多孔質層を介しての剥離強度以上の接合強度、すなわち剥離に要する力で接合が破壊することのない程度の接合強度とされ、この支持基板と半導体膜とが一体化して、半導体基体から半導体膜を剥がすことができる程度の接着強度を示す接合剤が用いられる。

【0059】このようにして、支持基板と半導体膜とを一体化させた後、これを半導体基体から多孔質層を内部での破壊によって剥離させる。この剥離は、高多孔質層を有する多孔質層においては、その高多孔質層で容易に分離される。

【0060】このようにして剥離のなされた半導体膜の、半導体基体からの剥離面には、多孔質層が残存している場合があり、この多孔質層は、必要により、研磨、エッチングなどでこれを除去する。また、除去せずにそのままでもよい。あるいは、剥離面の保護のために、保護膜を被着するとか、保護基板例えば樹脂基板を貼り合わせてもよい。

【0061】以上のように製造された薄膜半導体もしくはこれによる半導体装置は、極めて薄いエピタキシャル成長による半導体膜による薄膜半導体に回路素子もしくは集積回路が形成されたもので、フレキシブルで、かつ薄いという特性を利用して、例えばICカードをはじめとして、携帯機器等の電子機器に応用が可能であり、近年の軽薄短小に適応したものである。

【0062】一方、分離された半導体基体は、その表面を研磨して再び使用する。例えば1回の薄膜半導体装置の製作に消費される基板の厚さは約3~20 $\mu$ m程度であるため、10回の繰り返し使用でも消費される厚さは約30~200 $\mu$ mである。そのため、高価な単結晶の半導体基体を繰り返し使用できるので、本発明方法は、極めて低コスト、かつ低エネルギーで薄膜半導体装置を製造することができる。なお、半導体基体表面に消費した分のエピタキシャル成長を行えば、永久に同一の半導体基体を用いることができ、更に低コスト、低エネルギーで薄膜半導体装置を製造することができる。

【0063】次に、本発明の実施例を挙げて説明する。しかしながら、本発明は、この実施例に限定されるものではない。

【0064】〔実施例1〕図1および図2はこの実施例の工程図を示す。まず、高濃度にボロンがドーブされて、比抵抗が例えば0.01~0.02 $\Omega$ cm)とされた単結晶Siによるウエハ状の半導体基体11を用意した(図1A)。そして、この半導体基体11の表面を陽極化成して半導体基体11の表面に多孔質層を形成した。この実施例においては、図7で説明した2槽構造の陽極化成装置を用いて陽極化成を行った。すなわち、第1および第2の各槽1Aおよび1B間に単結晶Siによる半導体基体11を配置し、両槽1Aおよび1Bには、共にHF:C:H<sub>2</sub>O=1:1を注入した。そして、これら各電解溶液槽1Aおよび1Bの電解溶液4中に浸漬配置したPt電極3Aおよび3B間に直流電源2によって電流を流した。

【0065】まず、電流密度を、1mA/cm<sup>2</sup>の低電流として、これを8分間通電させた。これにより、口径が小さい微細孔を有し、緻密な多孔率が16%で厚さが1.7 $\mu$ mの多孔質層を構成する表面層12Sが形成された(図1B)。多孔質層の表面における微細孔が小さいと、後に行うH<sub>2</sub>アニールによって多孔質層の表面がより平坦で滑らかになり、後にこれの上にエピタキシャル成長するSiエピタキシャル半導体膜の結晶性がより向上するという効果がある。その後、一旦通電を停止する。次に、電流密度を7mA/cm<sup>2</sup>として、8分間の通電を行った。このようにすると、表面層12S下に、この表面層に比し多孔率が大きい、多孔率26%で厚さ6.3 $\mu$ mの中間多孔率層12Mが形成された(図1C)。その後、再び通電を停止する。次に、電流密度を200mA/cm<sup>2</sup>に上げて3秒間の通電を行った。このようにすると、中間多孔率層12Mの内部に、すなわち中間多孔率層12Mによって上下から挟み込まれるように、表面層12Sおよび中間多孔率層12Mに比し高い多孔率の約60%の多孔率で約0.05 $\mu$ mの厚さの高多孔率層12Hが形成される(図1D)。このようにして、表面層12Sと、中間多孔率層12Mと、高多孔率層12Hとによる多孔質層12が形成される。

【0066】このように形成された多孔質層12は、中間多孔率層12Mと高多孔率層12Hとの多孔率が大きく相違するので、これら界面および界面近傍に大きな歪が生じ、この付近の強度が極端に弱くなる。しかしながら、この歪は、高多孔率層12Hと表面層12Sとの間に中間多孔率層12Mが存在することによって、これがバッファとして作用し、この歪みにより影響を大きく受けやすい多孔質層の表面への歪みの影響を緩和することができる。したがって、この歪みによって、後に多孔質層上に行うエピタキシャル成長の結晶性への影響を効果的に回避できる。

【0067】その後、後に行うエピタキシャル成長がなされる常圧Siエピタキシャル成長装置において、多孔質層12を有する半導体基体11を、H<sub>2</sub>雰囲気中で1100℃の加熱すなわちアニール処理を行った。このアニールは、室温から1100℃まで約20分掛けて昇温し、1100℃で約30分間のアニールを行った。このH<sub>2</sub>アニールにより、口径の小さい微細孔による表面層が平坦で滑らかになる。同時に、多孔質層12の内部では、中間多孔率層12Mと、高多孔率層12Hの界面付近において、分離強度が、よりいっそう弱くなった。

【0068】その後、H<sub>2</sub>アニールを行った常圧Siエピタキシャル成長装置において、多孔質層12上すなわち表面層12S上にSiのエピタキシャル成長を行ってSi半導体膜13を形成した(図2E)。このエピタキシャル成長は、先のH<sub>2</sub>雰囲気中アニール温度の1100℃から1030℃まで降温して、SiH<sub>4</sub>ガスを用いたSiエピタキシャル成長を17分間行った。これより多孔質層12上に結晶性に優れた、厚さ約5μmのSiエピタキシャル半導体膜13が形成された。

【0069】このとき、Siエピタキシャル半導体膜13表面に、凹凸があるときは、この表面を研磨する。高多孔率層12Hは、上述した歪と、これが高多孔率をもっているいわば霜柱状とされて脆弱化されて分離強度が非常に弱くなっているのを、これを破損することがないように、弱い力での研磨を行った。これによって、エピタキシャル半導体膜13の表面はより平坦になった。このようにしたことによって、例えば露光装置のマスク合わせにおいて、より高精度に行うことができる。

【0070】半導体膜13を、半導体基体11から分離する。まず、接着剤60を介してPET(ポリエチレンテレフタレート)シートよりなる支持基板61を、半導体膜13上に接合する(図2F)。

【0071】このときの支持基板61の接着強度は、多孔質層12による半導体基体11からの分離強度よりも強い強度、すなわち分離に際して支持基板61に剥離が生じない程度の接着強度とする。

【0072】次に、半導体基体11と支持基板61との間に両者を引き離す方向の外力を与える。このようにすると、前述したように弱い強度とされた多孔質層12の

高多孔率層12Hもしくはその近傍で分離が生じ、半導体基体11から支持基板61とともに集積回路が形成された半導体膜13が剥離される(図2G)。

【0073】このようにすると、フレキシブルな基板61に被着形成された例えば厚さ5μmのフレキシブルな半導体膜13が形成される。

【0074】そして、この場合、半導体基体11の、半導体膜13との分離面には、上述したH<sub>2</sub>雰囲気中アニールによって再結晶化された多孔質層12の残存による膜厚5μmの多孔質膜22が存在する。

【0075】この半導体基体11に残存する多孔質膜22をエッチング除去する。この多孔質膜22のエッチングは、化学薬品この例ではフッ硝酸すなわちフッ酸HFと硝酸HNO<sub>3</sub>と水H<sub>2</sub>Oとの混合液によるエッチング液に、半導体基体11を浸漬する。このようにして多孔質膜22をエッチング除去する(図2H)。

【0076】そして、更に、この半導体基体11を、上述の図7で示した陽極化成装置を用いて電解研磨を行う。この場合、両槽1Aおよび1Bには、共にHF:C<sub>2</sub>H<sub>5</sub>OH=1:2とした電解溶液を注入する。そして、Pt電極3Aおよび3B間に200mA/cm<sup>2</sup>、15秒の通電を行った。このとき、半導体基体11の表面が電解研磨され、基体表面には結晶性の良い面が露呈した。

【0077】このようにして、結晶性の良い面が露呈した半導体基体11を再利用して、これに、前述した図1～図2で説明した工程を繰り返し、複数枚の薄膜半導体を得ることができる。

【0078】〔実施例2〕この実施例においても、実施例1と同様の方法によって、図1A～図1Dで説明した工程を採って、半導体基体11の表面に、表面層12Sと、中間多孔率層12M内に、高多孔率層12Hが形成されてなる多孔質層12を形成する。

【0079】そして、この実施例においては、この多孔質層12の形成の後に、拡散炉を用いて、酸素雰囲気中で、400℃で1時間のアニールを行った。この処理によって多孔質層12の内部が酸化され、この後に行うH<sub>2</sub>雰囲気中でのアニールによっても多孔質層に大きな構造変化が生じないようにすることができ、高多孔率層12Hの界面近傍に生じる歪の表面層12Sへの影響をより効果的に回避することができる。

【0080】その後、実施例1におけると同様に、常圧Siエピタキシャル成長装置によってH<sub>2</sub>雰囲気中でのアニールを行い、その後実施例1と同様にSiエピタキシャル成長によって厚さ5μmの結晶性にすぐれた半導体膜13の成膜を行った(図2E)。

【0081】この場合においても、Siエピタキシャル半導体膜13表面に、凹凸があるときは、この表面を研磨する。高多孔率層12Hは、上述した歪と、これが高多孔率をもっているいわば霜柱状とされて脆弱化されて分離

強度が非常に弱くなっているため、これを破損することがないように、弱い力での研磨を行った。これによって、エピタキシャル半導体膜13の表面はより平坦になった。このようにしたことによって、例えば露光装置のマスク合わせにおいて、より高精度に行うことができる。

【0082】半導体膜13を、実施例1と同様の方法によって、半導体基体11から分離する。(図2F, 図2G)。

【0083】このようにして、実施例1におけると同様に、フレキシブルな基板61に被着形成された例えば厚さ5 $\mu$ mのフレキシブルな半導体膜13が形成される。

【0084】そして、この場合においても、半導体基体11の、半導体膜13との分離面には、上述したH<sub>2</sub>雰囲気中アニールによって再結晶化された多孔質層12の残存による膜厚5 $\mu$ mの多孔質膜22が存在する。

【0085】その後、この実施例においては、この半導体基体11に残存する多孔質膜22を、フッ酸と、過酸化水素H<sub>2</sub>O<sub>2</sub>と、水H<sub>2</sub>Oとの混合液によるエッチング液に半導体基体11を浸漬することによってエッチング除去する(図2H)。

【0086】そして、更に、この半導体基体11を、上述の図7で示した陽極化成装置を用いて電解研磨を行う。この場合、両槽1Aおよび1Bには、共にHF:C, H<sub>2</sub>O:H=1:2とした電解溶液を注入する。そして、Pt電極3Aおよび3B間に200mA/cm<sup>2</sup>、15秒の通電を行った。このとき、半導体基体11の表面が電解研磨され、基体表面には結晶性の良い面が露呈した。

【0087】このようにして、結晶性の良い面が露呈した半導体基体11を再利用して、これに、同様の工程を繰り返して、複数枚の薄膜半導体を得ることができる。

【0088】次に、本発明を太陽電池を製造する場合の一実施例を説明する。

【0089】〔実施例3〕図3～図4を参照して説明するが、この実施例においても、実施例1と同様の方法によって図1A～Dに示す工程をとって、半導体基体11の表面に陽極化成によって、表面層12Sと、中間多孔率層12Mと、これの内部に形成された高多孔率層12Hによる多孔質層12を形成する。そして、実施例1で説明したと同様のH<sub>2</sub>雰囲気中でのアニールを行い、その後、半導体膜13のエピタキシャル成長を行った(図3A)。この実施例における半導体膜13は、p<sup>+</sup>-p<sup>-</sup>-n<sup>+</sup>3層構造による。

【0090】この半導体膜13のエピタキシャル成長は、H<sub>2</sub>雰囲気中アニールを行った常圧Siエピタキシャル成長装置に、SiH<sub>4</sub>ガスとB<sub>2</sub>H<sub>6</sub>ガスとを用いたエピタキシャル成長を3分間行って、ボロンBが10<sup>14</sup>atoms/cm<sup>3</sup>にドーピングされたp<sup>+</sup>Siによる第1の半導体層131を形成し、次に、B<sub>2</sub>H<sub>6</sub>ガスの流量を変更

して、Siエピタキシャル成長を10分間行って、ボロンBが10<sup>14</sup>atoms/cm<sup>3</sup>にドーピングされた低濃度のp<sup>-</sup>Siによる第2の半導体層132を形成し、更にB<sub>2</sub>H<sub>6</sub>ガスに換えてPH<sub>3</sub>ガスを供給して、エピタキシャル成長を4分間行って、p<sup>-</sup>エピタキシャル半導体層132上に、リンPが10<sup>19</sup>atoms/cm<sup>3</sup>の高濃度にドーピングされたn<sup>+</sup>Siによる第3の半導体層133を形成して、第1～第3のエピタキシャル半導体層131～133よりなるp<sup>+</sup>-p<sup>-</sup>-n<sup>+</sup>構造の半導体膜13を形成した。

【0091】次に、この実施例においては、半導体膜13上に表面熱酸化によってSiO<sub>2</sub>膜すなわち透明の絶縁膜16を形成し、フォトリソグラフィによるパターンエッチングを行って電極ないしは配線とのコンタクトを行う開口16Wを形成する(図3B)。この開口16Wは、所要の間隔を保持して図においては紙面と直交する方向に延長するストライプ状に平行配列して形成することができる。このように形成したSiO<sub>2</sub>膜により、界面でのキャリア発生や再結合を極力少なくすることが可能である。

【0092】そして、全面的に金属膜の蒸着を行い、フォトリソグラフィによるパターンエッチングを行って受光面側の電極ないしは配線17を、ストライプ状開口16Wに沿って形成する(図4C)。この電極ないしは配線17を形成する金属膜は、例えば厚さ30nmのTi膜、厚さ50nmのPd、厚さ100nmのAgを順次蒸着し、さらにこれの上にAgメッキを行うことによって形成した多層構造膜によって構成し得る。その後400℃で20～30分間のアニールを行った。

【0093】次に、この実施例においては、ストライプ状の電極ないしは配線17上に、それぞれこれらに沿って導電線41、この実施例では金属ワイヤを接合し、これの上に透明の接着剤21によって、透明基板42を接合する(図4D)。電極ないしは配線17への導電性41の接合は、半田付けによることができる。そして、これら導電線41は、その一端もしくは他端を、電極ないしは配線17よりそれぞれ長くして外方に導出する。

【0094】その後、半導体基体11と透明基板42とに、互いに引き離す外力を与える。このようにすると、多孔質層12の脆弱な高多孔率層12Hもしくはその近傍で半導体基体11と、エピタキシャル半導体膜13とが分離され、透明基板42上に、エピタキシャル半導体膜13が接合された薄膜半導体23が得られる(図5E)。

【0095】この場合、薄膜半導体23の裏面には、多孔質層12が残存するが、これの上に銀ペーストを塗布し、更に金属板を接合して他方の裏面電極24を構成する。このようにして、透明基板42にp<sup>+</sup>-p<sup>-</sup>-n<sup>+</sup>構造の薄膜半導体23が形成された太陽電池が構成される(図5F)。この金属電極24は、太陽電池裏面の素子層保護膜としても機能する。



【0096】このようにして形成した太陽電池は、受光側電極ないしは配線 17 が、透明基板 42 によって覆われているにもかかわらず、これからの電氣的な外部導出が導電線 41 によってなされていることから、外部との電氣的接続が容易になされる。また、例えば上述の実施例におけるように、エピタキシャル半導体膜 13 に対し、すなわち太陽電池の活性部に対しそれぞれコンタクトされた複数の各電極ないしは配線 17 からそれぞれ導電線 41 の導出を行うようにしたことから、太陽電池の直列抵抗を充分小とすることができる。

【0097】そして、太陽電池、すなわち半導体膜 13 を剥離した半導体基体 11 に対して実施例 1 におけると同様のエッチングおよび電解エッチングを行う。すなわち、フッ硝酸によるエッチングによって多孔質膜 22 をエッチング除去し、更に、この半導体基体 11 を、上述の図 7 で示した陽極化成装置を用いて電解研磨を行う。この場合、両槽 1A および 1B には、共に  $\text{HF} : \text{C}_1\text{H}_4\text{OH} = 1 : 2$  とした電解溶液を注入する。そして、Pt 電極 3A および 3B 間に  $200\text{mA}/\text{cm}^2$ 、15 秒の通電を行った。このとき、半導体基体 11 の表面が電解研磨され、基体表面には結晶性の良い面が露呈した（図 6）。

【0098】このようにして、結晶性の良い面が露呈した半導体基体 11 に、前述したと同様の半導体膜 13 の形成を工程等を繰り返し、複数枚の太陽電池を得ることができる。

【0099】尚、上述した各例においてはエピタキシャル半導体膜の半導体基体 11 からの剥離を、互いに引き離す外力を与えて剥離した場合であるが、或る場合は超音波振動によって剥離することができる。

【0100】上述した各例において陽極化成において、電流密度が大きい場合や、長時間通電によって、半導体例えば Si の剥離が発生してこれによる Si くずが発生して装置内例えば電解溶液槽等に付着した場合は、半導体基体 11 を取り出して後、槽内にフッ硝酸液を注入することによって不要な Si の付着物を溶解除去することができる。また、陽極化成を行う装置としては、図 7 の例に限らず、単槽構造において半導体基体を浸漬させる装置を用いることができる。

【0101】また、薄膜半導体、太陽電池を製造することによって厚さが減少した半導体基体に対し、この減少した厚さに見合った厚さの半導体のエピタキシャル成長を行って、上述した薄膜太陽電池の製造を繰返し行うようにすることによって、永久的に同一の半導体基体の使用が可能となるので、更に低コスト、低エネルギーで太陽電池を製造することができる。

【0102】上述した本発明製造方法によれば、半導体基体は、表面に多孔質層を形成し、これの上に半導体のエピタキシャル成長を行って、これを剥離するので半導体基体は多孔質化された厚さだけが消耗されるものであ

るが、上述したエピタキシャル半導体膜の形成および剥離の後には、半導体基体表面をエッチングおよび電解エッチングによって除去するので、再びこの半導体基体 11 を繰返し使用して目的とする薄膜半導体、すなわち薄膜半型の、例えばフレキシブルな各種半導体装置を複数製造することができることから、安価に製造できる。

【0103】また、半導体基体 11 が多孔質層の形成によって、これが薄くなるが、半導体基体 11 に、この厚さの減少に相当する厚さの半導体をエピタキシャル成長することによってその厚さの補償を行うようにすることもできる。また、厚さの補償を行わない場合において、その厚さが薄くなった場合には、この半導体基体自体によって薄膜半導体として用いることができ、例えば太陽電池の製造もできるものである。したがって、半導体基体は、最終的に無効となることなく、殆ど無駄なく使用ができることから、これによってもコストの低減化をはかることができる。

【0104】また、本発明製造方法において、最終的に電解エッチングを行うときは、その後に連続して、次の多孔質層 12 の形成工程を行うことができる。

【0105】また、上述の製造方法によれば、半導体膜 13 上に、支持基板 42 接合して基板とエピタキシャル半導体膜とを一体化させた後、基板をエピタキシャル半導体膜と共に、半導体基体から剥離する方法を採ることができるので、この基板の種類には制限はなく、フレキシブルプリント基板、リジッドなプリント基板、金属板、セラミック、ガラス、樹脂等、従来からの半導体技術の常識では到底考えられなかったような基板上に薄膜単結晶半導体を形成するとか、太陽電池を形成できる。

【0106】また、単に単一多孔率を有する多孔質層上に半導体層をエピタキシャル成長させる方法にする場合は、その半導体膜の結晶性を良好にするには、結晶成長の核となる多孔質層の多孔率を小さくする必要があることから、陽極化成に当たって、電流密度を低くして、電解溶液の HF 混合比を多くする必要がある。ところが、このように、多孔率を低くすると、多孔質層が硬くなり、エピタキシャル半導体膜の分離が難しくなる。そこで、分離強度を弱くするために多孔率を上げようと、例えば陽極化成の条件のうち、電流密度を高くして、電解溶液の HF 混合比を少なくすると、この場合は分離は容易になるが、エピタキシャル半導体膜の結晶性が極端に悪くなる。ところが上述した方法によるときは、多孔質層の表面部分の多孔率を小さくして、多孔質層内部の多孔率が大きいという 2 面性の性質をもつ多孔質層を形成するので、多孔質層上にエピタキシャル半導体膜を良好に形成でき、しかも、エピタキシャル半導体膜を容易に分離できる。例えば、超音波により容易に分離させることができる程度の弱い多孔質層を形成することも可能である。

【0107】また、多孔質層に形成する高多孔率層は、

多孔率が大きいほど剥離が容易になるが、歪みが大きく、その影響が多孔質層の表面層にまで及ぼしてしまう。このため、表面層に亀裂が生じることもある。また、エピタキシャル成長を行う際、エピタキシャル半導体膜に欠陥を生じさせる原因となる。ところが、上述した方法では、多孔率の非常に高い層と多孔率の低い表面層との間に、これらの層から発生する歪みを緩和するバッファ層として、表面層よりやや多孔率の高い中間多孔率層を形成することにより、剥離が容易で良質のエピタキシャル半導体膜を形成できる。

【0108】また、上述の方法において高電流密度での陽極化成において、電流を間欠的に流すときは、多孔質層に高多孔率層を半導体基板側界面またはその近傍に形成することができるものであり、この場合、表面と剥離層となる高多孔質層とを最大限に離間させることができ、そのためバッファ層を薄くでき、その分多孔質層の厚さを減らし、半導体基板の厚さ減方向の消費を少なくすることができ、コストを更に低下させることが可能となる。

【0109】また、低電流密度での陽極化成において、電流を漸次増大させることにより、多孔質層の表面層と剥離層との間のバッファ層の多孔率を内部に行くに従い漸次増大させるように形成するときは、バッファ層の機能を更に良好にすることができる。

【0110】また、陽極化成を、フッ化水素とエタノールを含有する電解溶液、あるいは、フッ化水素とメタノールの混合液中で行うことにより、多孔質層を容易に形成することができる。この場合、陽極化成の電流密度を変える際に、この電解溶液の組成も変えることにより、多孔率の調整範囲が更に大きくなる。

【0111】また、陽極化成中の光の照射を回避すれば、多孔質層の表面の凹凸の発生を軽減ないしは回避できて、良好な結晶性を有するエピタキシャル半導体膜を形成することができる。

【0112】また、多孔質層を形成した後、水素ガス雰囲気中で加熱することにより、多孔質層の表面層の表面はなめらかになり、良好な結晶性を有するエピタキシャ

ル半導体膜を形成することができた。また、多孔質層を形成した後、水素ガス雰囲気中での加熱工程の前に、多孔質層を熱酸化することにより、多孔質層の内部が酸化されるので、次工程の水素中アニールを施しても、多孔質層には大きな構造変化が生じ難くなり、多孔質層の表面に内部からの歪みが伝わり難くなるため、結晶性の良好なエピタキシャル半導体膜を形成することができる。

【0113】

【発明の効果】 上述の本発明製造方法によれば、半導体基体表面に多孔質層を形成してこれの上に半導体膜を成長させ、これを多孔質層において半導体基体から剥離することによって結晶性にすぐれた薄膜半導体を容易、確実に、安価に製造することができるものであるが、更に本発明においては、残された半導体基体を多孔質層の除去によって、再利用できるようにしたことから半導体基体の有効利用がなされ、より安価に構成することができるものである。

【図面の簡単な説明】

【図1】本発明方法の一実施例の工程図（その1）である。A～Dは、その各工程の断面図である。

【図2】本発明方法の一実施例の工程図（その2）である。E～Hは、その各工程の断面図である。

【図3】本発明方法の他の実施例の工程図（その1）である。AおよびBは、その各工程の断面図である。

【図4】本発明方法の他の実施例の工程図（その2）である。CおよびDは、その各工程の断面図である。

【図5】本発明方法の他の実施例の工程図（その3）である。E～Fは、その各工程の断面図である。

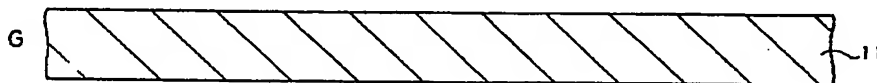
【図6】本発明方法の他の実施例の工程図（その4）である。

【図7】本発明方法を実施する陽極化成装置の一例の構成図である。

【符号の説明】

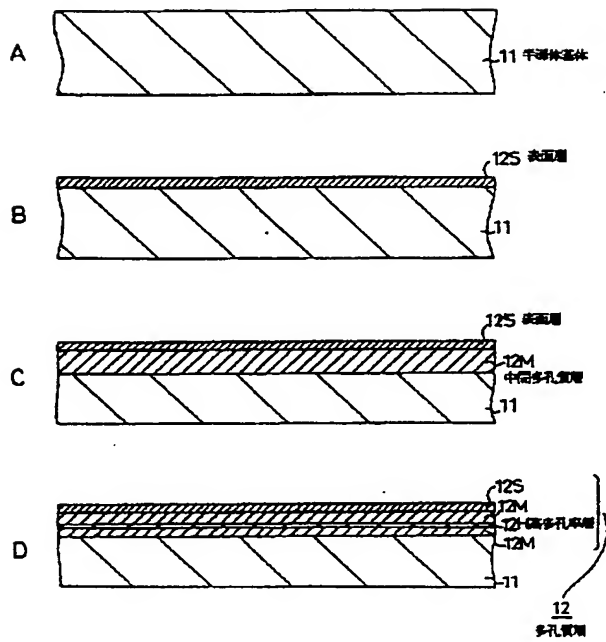
11 半導体基体、12 多孔質層、12M 中間多孔率層、12H 高多孔率層、13 半導体膜、131 第1の半導体膜、132 第2の半導体膜、133 第3の半導体膜、41 導電線、42 透明基板

【図6】



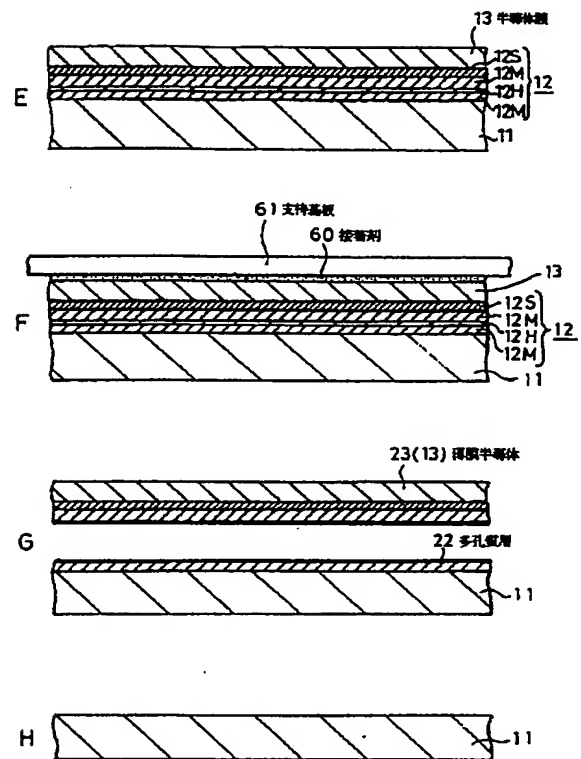
工程図(その1)

【図 1】



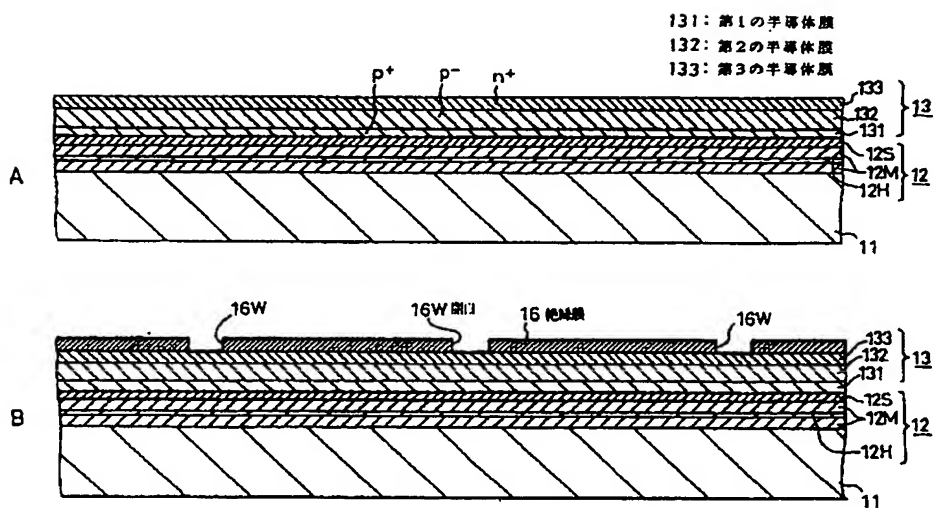
工程図(その 1)

【図 2】



工程図(その 2)

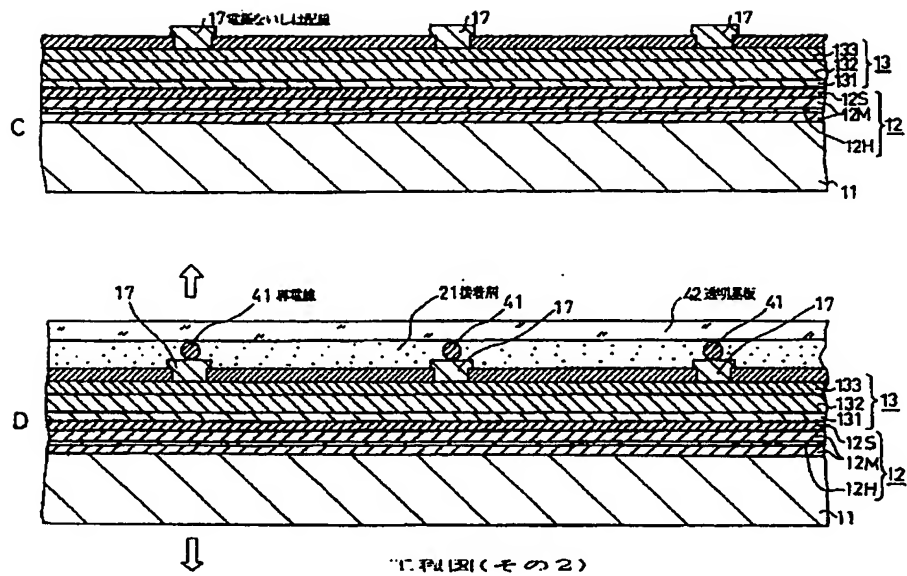
【図 3】



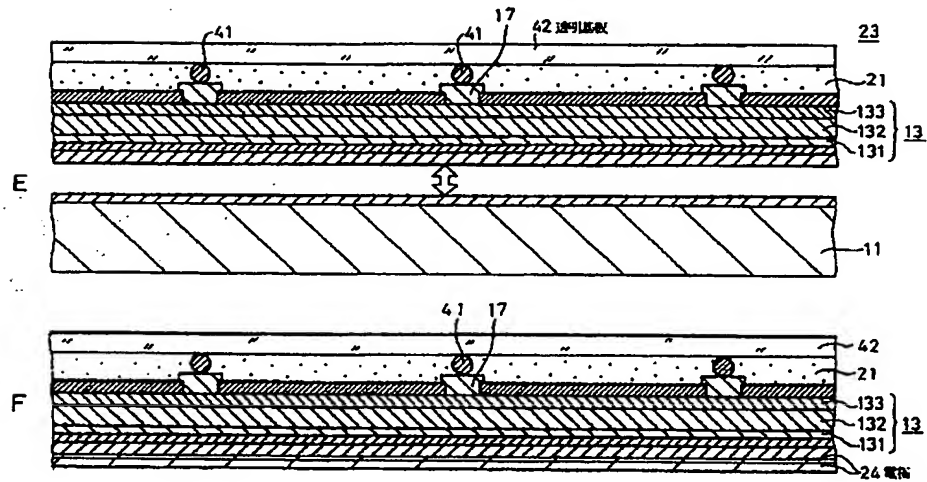
工程図(その 1)



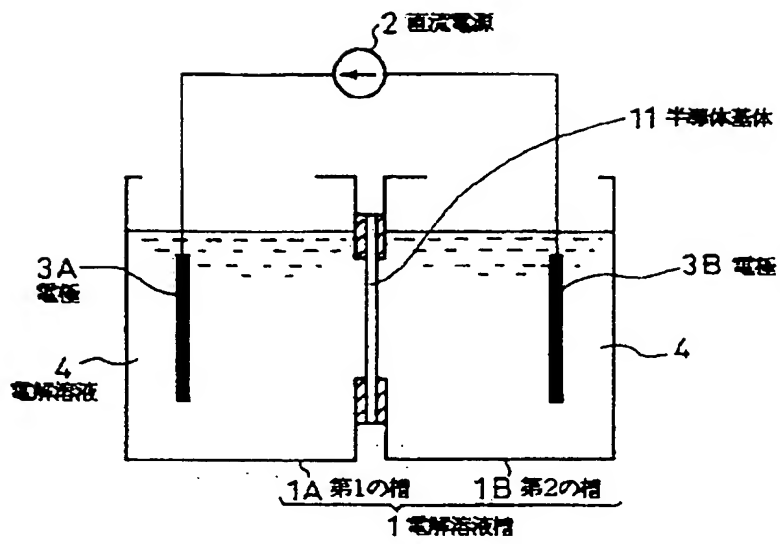
【図 4】



【図 5】



【図 7】



JP 10-79330

(19) Japanese Patent Office (JP)

(12) Laid-Open Disclosure Public Patent Bulletin

5 (11) Patent Application Laid-Open Disclosure No.: 10-79330

(43) Publication Date: March 24, 1998

(51)

Int. Cl. <sup>6</sup> Domestic Classification Symbol FI

H01L 21/02 H01L 21/02 B

Request for Examination: Not Made

10 Number of Claims: 6 OL (14 Pages in Total)

(21) Patent Application No.: 8-234490

(22) Patent Application Date: September 4, 1996

(71) Applicant: 000002185

15 Sony Corporation

6-7-35, Kitashinagawa, Shinagawa-ku, Tokyo

(72) Inventor: Hiroshi INAKANAKA

6-7-35, Kitashinagawa, Shinagawa-ku, Tokyo

c/o Sony Corporation

20 (74) Agent: Patent Attorney Hidemori MATSUKUMA

(54) [Title of the Invention]

**Manufacturing method of thin film semiconductor**

(57) [Abstract] (Amended)

[Problems to be solved] To obtain a thin film semiconductor easily and reliably at low cost

[Solution] A step of changing a surface of a semiconductor substrate into a porous layer, a step of forming a semiconductor film on the porous layer, a step of peeling the semiconductor film from the semiconductor substrate with the porous layer therebetween,

5 and a removal step wherein the porous film remaining on the above-mentioned semiconductor substrate in the porous layer is removed by etching are taken.

[Scope of Claim]

[Claim 1] A manufacturing method of a thin film semiconductor, comprising the steps of:

changing a surface of a semiconductor substrate into a porous layer,

10 forming a semiconductor film on the porous layer,

peeling the semiconductor film from the semiconductor substrate with the porous layer therebetween, and

removing a porous film remaining on the semiconductor substrate in the porous layer by etching using a chemical.

15 [Claim 2] A manufacturing method of a thin film semiconductor according to Claim 1, wherein electrolytic etching by anodic oxidation is conducted after the step of removing the porous film remaining on the semiconductor substrate by etching.

[Claim 3] A manufacturing method of a thin film semiconductor according to Claim 4,

20 wherein the chemical is a liquid mixture of hydrofluoric nitric acid, a liquid mixture of hydrofluoric nitric acid and acetic acid, or a liquid mixture of hydrofluoric nitric acid and hydrogen peroxide water.

[Claim 4] A manufacturing method of a thin film semiconductor according to Claim 1, wherein the semiconductor film formed on the porous layer is an epitaxial semiconductor film.

25 [Claim 5] A manufacturing method of a thin film semiconductor according to Claim 1, wherein a step of peeling the semiconductor film from the semiconductor substrate with

the porous layer therebetween is taken, after a circuit element or an integrated circuit is formed on the semiconductor film.

[Claim 6] A manufacturing method of a thin film semiconductor according to Claim 1, wherein the semiconductor substrate comprises Si, SiGe, GaAs, or GaP.

5 [Detailed Description of the Invention]

[0001]

[Field of the Invention] The present invention relates to a manufacturing method of a thin film semiconductor that can constitute an elemental semiconductor device comprising a semiconductor element such as a thin film transistor, for example, or various semiconductor devices such as a semiconductor integrated circuit (IC) comprising a plurality of semiconductor elements, an integrated circuit card, a solar battery, and the like.

[0002]

[Related Art] When various semiconductor devices such as an elemental semiconductor device, a semiconductor integrated circuit, an integrated circuit card and a solar battery are constructed, equipments can be miniaturized, by making the thickness thereof thin enough, and light-electricity conversion efficiency is improved in the case of a solar battery. Further, by being made a thin film so as to be flexible, various equipments can be constructed easily, and used beneficially.

[0003]

20 [Problems to be solved by the invention] The present invention provides a manufacturing method of a thin film semiconductor that can be obtained easily and reliably at low cost, for the above-mentioned objects.

[0004]

[Means to solve the Problems] A manufacturing method of a thin film semiconductor according to the present invention comprises a step of changing a semiconductor substrate surface into a porous layer, a step of forming a semiconductor film on the porous layer, a

step of peeling the semiconductor film from the semiconductor substrate with the porous layer therebetween, and a removal step wherein the porous film remaining on the above-mentioned semiconductor substrate in the porous layer is removed by etching.

[0005] According to the above-mentioned manufacturing method of the present invention,

5 the porous layer is formed in the semiconductor substrate surface, and the semiconductor film is formed thereon. Then, the semiconductor film is peeled from the semiconductor substrate, taking advantage of a decrease in intensity in the porous layer, so that the peeled semiconductor film constitutes a thin film semiconductor. Therefore, the thickness can be controlled by the thickness of the semiconductor film, and a thin film semiconductor that is  
10 thin enough and flexible for example can be structured.

[0006] According to the manufacturing method of the present invention, the semiconductor thin film is formed on the porous layer formed in the semiconductor substrate surface, and it is separated in the porous layer. Further, in the present invention, the semiconductor substrate that is used for fabricating the thin film semiconductor in the above-mentioned  
15 method is used again as a semiconductor film, that is, a semiconductor substrate for fabricating a thin film semiconductor by repeating the same method. That is, the above-mentioned peeling of the semiconductor film is conducted in the porous layer, and in the case where the peeling occurs in the porous layer instead of at the interface between the porous layer and the semiconductor substrate in the film thickness direction thereof

20 (The interface with the semiconductor substrate indicates the interface with the part of the semiconductor substrate where is not porous.), a part of the porous layer remains on the peeling surface of the semiconductor substrate, after the semiconductor film is peeled. In this case, in the present invention, the porous film remaining on the semiconductor substrate side is removed by etching. Therefore, in the case of using this semiconductor  
25 substrate again, especially in the case where this semiconductor substrate surface itself is also changed into a porous layer, a porous film is removed, and the semiconductor

substrate surface becomes clean surface with excellent crystallinity. So, a porous layer can be formed as a porous layer having predetermined porosity, with high repeatability. In addition, as for a semiconductor film to be formed thereon, a stable semiconductor film with high repeatability, having objective characteristics, that is, a thin film semiconductor  
5 can be structured.

[0007] Therefore, according to the manufacturing method of the present invention, a thin film semiconductor can be manufactured easily and reliably, in large quantity, at low cost.

[0008]

[Embodiments] Embodiment modes of the present invention will be described. In the  
10 present invention, a semiconductor substrate surface is changed by anodic oxidation for example, so as to form a porous layer. The porous layer comprises two layers or more with different porosity each other. Then, a semiconductor film epitaxially grows on the porous layer surface, and a circuit element or an integrated circuit is formed thereon. After that, the epitaxial semiconductor film is peeled from the semiconductor substrate  
15 with the porous layer therebetween, so that an objective thin film semiconductor device is manufactured.

[0009] On the other hand, the semiconductor substrate left is used repeatedly for manufacturing the above-mentioned thin film semiconductor again. Especially in the present invention, before the re-use, a removal step, wherein a porous film remaining on  
20 the semiconductor substrate in the porous layer is removed by etching is conducted.

[0010] This step of removing the porous film remaining on the semiconductor substrate is taken by etching using a chemical and electrolytic etching by anodic oxidation after that. As the chemical for the etching, a liquid mixture of hydrofluoric nitric acid, a liquid mixture of hydrofluoric nitric acid and acetic acid, or a liquid mixture of hydrofluoric nitric  
25 acid and hydrogen peroxide water can be used.

[0011] Further, the semiconductor substrate whose thickness made thin by being used

repeatedly can be used as a thin film semiconductor by itself.

[0012] In a step of forming a porous layer, a layer with low porosity is formed facing the surface, and a layer with high porosity is formed in a side close to the semiconductor substrate, which is not made to be porous, that is, an interior side.

5 [0013] Further, in a step of forming a porous layer, for example, a surface layer with low porosity, and a middle porosity layer that is formed between the surface layer and the semiconductor substrate, whose porosity is higher than that of the surface layer, and a high porosity layer that is formed in the middle porosity layer or under the middle porosity layer, that is, an interface with the semiconductor substrate that is not made to be porous, whose  
10 porosity is higher than that of the middle porosity layer can be formed.

[0014] In the anodic oxidation for forming a porous layer, a step of anodizing the semiconductor substrate surface with low current density and after that a step of anodizing with high current density are taken.

[0015] Furthermore, in the anodic oxidation, a step of anodizing the semiconductor  
15 substrate surface with low current density, a step of anodizing it with middle low current density that is slightly higher than this low current density, and a step of anodizing it with higher current density than this may be taken.

[0016] Additionally, in the anodic oxidation, the anodic oxidation with high current density enables energization with the high current density to be performed intermittently.

20 [0017] Furthermore, in the anodic oxidation for forming a porous layer by the anodic oxidation with middle low current density, the current density can be increased progressively.

[0018] The anodic oxidation can be performed in an electrolytic solution containing hydrogen fluoride and ethanol, and in an electrolytic solution containing hydrogen fluoride  
25 and methanol.

[0019] And in a step of the anodic oxidation, when the current density is changed,



composition of an electrolytic solution can be changed, too.

[0020] After forming the porous layer, it is preferable to heat it in a hydrogen gas atmosphere. And after forming the porous layer, it is preferable to thermal-oxidize the porous layer before the heating step in the hydrogen gas atmosphere.

5 [0021] A semiconductor substrate can use a semiconductor substrate which comprises, for example, a Si single-crystal, polycrystal, SiGe, GaAs, and GaP, according to a semiconductor film to be formed thereon, in other words, to be formed on the porous layer in the surface of this semiconductor substrate. For instance, when a thin film semiconductor by a compound semiconductor is formed, a compound semiconductor  
10 substrate is used as a semiconductor substrate. In case of making the compound semiconductor epitaxially grow on this porous layer, a thin film compound semiconductor having good crystallinity can be formed because a lattice mismatch can be reduced as compared with, for example, the case of making the compound semiconductor epitaxially grow on a Si semiconductor substrate. In any of semiconductor substrates comprising  
15 SiGe, GaAs, GaP, or the like, the porous layer can be formed on the surface by the anodic oxidation.

[0022] The configuration of the semiconductor substrate can adopt various kinds of constitution. The various kinds of the configuration become possible by an ingot such as in a shape of a wafer, namely, discoid, or in a shape of cylindrical object by single-crystal  
20 pulling having a substrate surface of curved surface.

[0023] In addition, the semiconductor substrate can be constructed by a semiconductor substrate doped with an n-type impurity or a p-type impurity, or by a semiconductor substrate including no impurity alternatively. However, when the anodic oxidation is performed, it is preferable to use a semiconductor substrate of the low specific resistance,  
25 doped with the p-type impurity at high concentration, that is, a p<sup>+</sup>-type Si substrate. When the p<sup>+</sup>-type Si substrate is used as this semiconductor substrate, it is desirable to use

a Si substrate to which the p-type impurity, for example, boron B is added by about  $10^{19}$  atoms/cm<sup>3</sup> and whose resistance is around 0.01 to 0.02  $\Omega$ cm. And when this p<sup>+</sup>-type Si substrate is anodic-oxidized, a pore lengthened approximately in vertical direction with the substrate surface is formed, and a desirable porous layer is formed, because of becoming  
5 porous with maintaining crystallinity.

[0024] As described, the semiconductor film epitaxially grows on the porous layer made to be porous with maintaining crystallinity. This semiconductor film can be constituted of a single-layered semiconductor film, and it can be constituted of multitiered semiconductor films of two layers or more.

10 [0025] As described above, the semiconductor film epitaxially grown on a semiconductor substrate is peeled from the semiconductor substrate. However, before this peeling, for example, after connecting a supporting substrate comprising a flexible resin sheet on the semiconductor film and integrating this supporting substrate with an epitaxial semiconductor film, the epitaxial semiconductor film with the supporting substrate can be  
15 peeled from the semiconductor substrate with the porous layer formed in this semiconductor substrate therebetween.

[0026] This supporting substrate cannot be constituted only of a flexible sheet but also a glass substrate, a resin substrate, or a transparent printed wiring board which is, for example, flexible or stiffness so-called firm (rigid) necessarily printed-wired.

20 [0027] In a semiconductor substrate surface, a porous layer comprising two or more layers differing in a porosity rate is formed. A porous layer in the top surface is formed as a minute porous layer whose porosity rate is comparatively small, and an epitaxial semiconductor film can be brought up well on this porous layer. And in addition, inside of this surface layer, namely, in the lower layer side, by forming a porous layer whose  
25 porosity rate is comparatively high along substrate face, mechanical intensity is diluted by making its own porosity rate higher, or fragility is increased by a distortion based on

difference in the lattice constant of this porous layer from one of other, and therefore peeling, namely, separating the epitaxial semiconductor film can be performed easily in this layer. For example, a porous layer which is fragile in the degree of being separated by an ultrasonic wave application can be formed.

5 [0028] In the layer having high porosity rate, which is formed inside of the surface of the porous layer, the higher the porosity rate thereof is, the easier it is peeled. However, if this porosity rate is too high, the peeling may be generated or the porous layer may be damaged before the above-mentioned peeling of the epitaxial semiconductor film is treated, and therefore, the porosity rate in this layer having high porosity rate is set at a range of  
10 40 % to 70 %.

[0029] In addition, when the layer having high porosity rate is formed in the porous layer, the distortion becomes bigger as the porosity rate grows, and the effect of this distortion extends to the surface layer of the porous layer, and thus a crack in the surface layer may be generated. And when the distortion affects the surface of the porous layer in this way,  
15 a crystal defect is generated in a semiconductor film for epitaxially growing thereon. Thus, in the porous layer, between the layer having high porosity rate and the surface layer having low porosity rate, an middle porosity rate layer having middle porosity rate which is higher porosity rate than one of the surface layer and is lower porosity rate than the high porosity rate layer is formed, as a buffer layer relieving the distortion. And thus, the  
20 porosity rate of the high porosity rate layer is increased enough to surely peel the epitaxial semiconductor film described above, and formation of the epitaxial semiconductor film which is superior in crystallinity becomes possible.

[0030] The anodic oxidation for making the semiconductor substrate surface porous can be performed by the public method, for example, in surface technique Vol. 46, No. 5, pp. 8 to  
25 13, 1995 [an anodic oxidation of porous Si] by Ito and the others. In other words, it can be conducted by a double-cell method shown by the contour block diagram in FIG. 7, for

example. In this method, an electrolytic solution tank 1 of a double-tank structure having the first and the second tanks 1A and 1B is used. And a semiconductor substrate 11 in which a porous layer should be formed is disposed between each tank 1A and 1B, and either of twin platinum electrodes 3A and 3B which are connected to direct current power supply 2 is disposed in the each tank 1A and 1B. The first and the second tanks 1A and 1B of the electrolytic solution tank 1 respectively hold an electrolytic solution 4, for example, containing hydrogen fluoride HF and ethanol C<sub>2</sub>H<sub>5</sub>OH, or containing hydrogen fluoride HF and methanol CH<sub>3</sub>OH. And in the first and the second tanks 1A and 1B, the semiconductor substrate 11 is disposed so that each face thereof contacts with the electrolytic solution 4. And the each electrode 3A and 3B is disposed, with soaking in the electrolytic solution 4. And the direct current power supply 2 is connected, making the electrode 3A side soaking in the electrolytic solution 4 in the tank 1A on the surface side to form the porous layer of the semiconductor substrate 11 as a cathod, and then electric conduction is performed between the each electrode 3A and 3B. And thus, the feed is performed, assuming the side of the semiconductor substrate 11 to be an anode side and the electrode 3A to be a cathode side, and therefore, the surface opposed to the electrode 3A side of the semiconductor substrate can be eroded and becomes porous.

[0031] It becomes unnecessary that an ohmic electrode is deposited and formed on a semiconductor substrate according to this double-tank cell method, and this prevents an impurity from introducing into the semiconductor substrate from this ohmic electrode.

[0032] And a structure of the porous layer to be formed is considerably changed by a selection of a condition in this anodic oxidation, and this changes the crystallinity and the peeling property of the above-mentioned epitaxial semiconductor film to form thereon.

[0033] In an anodic oxidation disposal, a multistage anodic oxidation method of two phases or more, whose current density is different, is adopted so that a porous layer comprising two or more layers and which is different in the porosity rate is formed.

Specifically, first, the first anodic oxidation is conducted with low current density, for forming a porous layer whose porosity rate is low, that is, having low porosity rate which is comparatively minute with a pore having a small aperture in the surface. The anodic oxidation is conducted with enough time to make the desired film thickness, because the film thickness of the porous layer is proportional to time. After that, if the second anodic oxidation is conducted with considerably high current density, the porous layer with the high porosity rate, whose porosity rate is high, is formed in the downside of the porous layer with the low porosity rate formed first. In other words, at least, a porous layer having the low porosity rate layer whose porosity rate is low and the high porosity rate layer whose porosity rate is high is formed.

[0034] And in this instance, a big distortion is generated near an interface area between the porous layer having the low porosity rate and the porous layer having the high porosity rate by a difference in each lattice constant. When this distortion becomes larger than a certain value, the porous layer separates in two. Thus, if the porous layer is formed under an anodic oxidation condition around a boundary condition whether the separation by this distortion or by depressions of mechanical intensity by the porosity rate is generated or not, a semiconductor film brought up on this porous layer, for example, the epitaxial semiconductor film can be separated easily with this porous layer therebetween.

[0035] In this case, the first anodic oxidation having the low current density is conducted, for example, using a p-type silicon single-crystal substrate of 0.01 to 0.02  $\Omega$  cm, in case of HF : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 (volume ratio at the time of a solution with 49 % HF and a solution with 95 % ethanol) (hereinafter, similar), with low current density around 0.5 to 10 mA/cm<sup>2</sup>, for several minutes to dozens of minutes. In addition, the second anodic oxidation having the high current density is conducted, for example, with current density around 40 to 300 mA/cm<sup>2</sup> for 1 to 10 seconds, preferably for 3 seconds.

[0036] In the first and the second anodic oxidation with two phases described above, as the

distortion which occurs in the high porous layer inside of the porous layer considerably grows big, this distortion affects the surface of the porous layer. In this instance, a crack is likely to generate, or a crystal defect is likely to generate on the epitaxial semiconductor film to be formed thereon as described above. Thus, in the porous layer, between the surface layer with the low porosity rate and the high porosity rate layer, a middle porosity rate layer whose porosity rate is higher than one of the surface layer and whose porosity rate is lower than one of the high porosity rate layer is formed as a buffer layer for relieving the distortion to occur thereby. Specifically, at first, the first anodic oxidation of low current density is conducted, and next, the second anodic oxidation of slightly higher current density than the first anodic oxidation is conducted, and then, the third anodic oxidation of considerably higher current density than them is conducted. It is preferable to conduct them under conditions that the first anodic oxidation, whose condition is not limited in particular, is less than about 0.5 to 3 mA/cm<sup>2</sup>, and the current density of the second anodic oxidation is, for instance, about 3 to 20 mA/cm<sup>2</sup>, and the current density of the third anodic oxidation is, for example, about 40 to 300 mA/cm<sup>2</sup>, when a p-type silicon single-crystal substrate of 0.01 to 0.02 Ω cm is used and HF : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 is used as an electrolytic solution, for example. For instance, a porosity rate becomes around 16 % when an anodic oxidation is conducted with current density of 1 mA/cm<sup>2</sup>, a porosity rate becomes around 26 % when an anodic oxidation is conducted with current density of 7 mA/cm<sup>2</sup>, and a porosity rate becomes around 60 to 70 % when an anodic oxidation is conducted with current density of 200 mA/cm<sup>2</sup>. If an epitaxial growth is performed on the porous layer on which the anodic oxidation like these is conducted, an epitaxial semiconductor film which is superior in crystallinity can be formed.

[0037] In addition, as mentioned above, when the anodic oxidation with the current density of three phases is conducted, the surface layer having low porosity rate, which is formed at the first anodic oxidation, just keeps the low porosity rate, and the middle porosity rate

layer, namely the buffer layer, having slightly higher porosity rate, which is formed at the second anodic oxidation, is formed inside of the surface layer, namely in an interface between the surface layer and a semiconductor substrate not to be made porous, and thus, the porous layer has two layer structure of the surface layer and the middle porosity rate layer. And although the principle is unclear, when the current density is around 90 mA/cm<sup>2</sup> or more, the high porosity rate layer having high porosity rate, which is formed at the third anodic oxidation described above, is formed inside of the middle porosity rate layer formed in the second anodic oxidation, namely an intermediate part in a direction for a thickness of the middle porous layer.

[0038] In addition, in forming the middle porosity rate layer, the anodic oxidation that forms this middle porosity rate layer is conducted in multistage or gradually under a condition that, for example, flowing current density is changed, and therefore, between the low porosity rate surface layer and the high porosity rate layer, the middle porosity rate layer, whose porosity rate is getting raised in phase or on a slant from the surface layer to the high porosity rate layer side, is formed. This enables the distortion between the surface layer and the high porosity rate layer to be relieved more, and the epitaxial semiconductor film whose crystallinity is preferable more surely can be epitaxially grown.

[0039] Now, a separation face can be formed at an interface between a peeling layer having high porosity rate, to be performed at last and the buffer layer having low porosity rate, to be performed just before that, by giving the distortion greatly according to a difference of lattice constant, but in this last anodic oxidation, devising makes the separation face easier to separate. It is a method for conducting electricity intermittently in the last anodic oxidation of high current density. For instance, it is how electricity is not conducted constantly for 3 seconds, but it is how the anodic oxidation is stopped once after the electric conduction for 1 second, and after passing a necessary time, for example, after leaving it unattended for around 1 minute, the electricity is conducted for 1 minute again at

the same or the different high current density, and the anodic oxidation is stopped, and also, after passing a necessary time, for example, after leaving it unattended for around 1 minute, the electricity is conducted again for 1 second at the same or the different high current density and then the anodic oxidation is stopped. By using this method, when the suitable  
5 condition of the anodic oxidation is chosen, the peeling layer is formed in the interface with the semiconductor substrate, namely at the bottom of the porous layer, and the separation face is separated not inside of the middle porous layer like the above, namely the buffer layer, but at the interface with the semiconductor substrate of the porous layer. And the surface of the semiconductor substrate side is electropolished.

10 [0040] In this case, the high porous layer in which a distortion is generated in the porous layer is maximally estranged from the surface, and the middle porosity rate layer exerts the buffer effect to the maximum, and thus, the epitaxial semiconductor film having good crystallinity can be formed. In addition, as described, because the middle porous layer is formed only on the surface side, the thickness of the whole porous layer can be reduced,  
15 and the reduced thickness of the semiconductor substrate for forming this porous layer can be reduced, and then a count in the repeated use of this semiconductor substrate can be increased.

[0041] Thus, selecting the condition of the anodic oxidation enables the distortion to be taken greatly in the separation face, and furthermore, it can prevent this distortion from  
20 affecting the epitaxial growing side of the semiconductor film.

[0042] In addition, it is preferable that a pore becoming a core of crystal growth in the surface layer of the porous layer is made small in order to epitaxially grow the semiconductor with the preferable crystallinity on the porous layer. There is a method for increasing HF density in an electrolytic solution in the anodic oxidation as one of methods  
25 making the pore of the surface layer small as described above. In other words, in this case, first, an electrolytic solution having high HF density is used in low-current anodic



oxidation to form the surface layer. Next, the middle porosity rate to be a buffer layer is formed, after that, the HF density of the electrolytic solution is decreased, and then anodic oxidation having high current density is conducted last. This enables the pore of the surface layer to miniaturize, and therefore, an epitaxial semiconductor film having preferable crystallinity can be formed thereon, and furthermore, the epitaxial semiconductor film can be peeled well, because the porosity rate can be increased adequately in the high porosity rate layer.

[0043] In reference to change of an electrolytic solution in the anodic oxidation of this porous layer, for example, in forming the surface layer, the anodic oxidation is conducted with using an electrolytic solution of HF : C<sub>2</sub>H<sub>5</sub>OH = 2 : 1 as an electrolytic solution for instance, and in forming the middle porosity rate layer as a buffer layer, the anodic oxidation is conducted with using, for instance, an electrolytic solution of HF : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 which has slightly low HF density, and furthermore, in forming the high porosity rate layer, the anodic oxidation of high current density is conducted with using, for instance, an electrolytic solution of HF : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 to 1 : 2 whose HF density is made much lower.

[0044] In addition, when current density is changed in the transition from the formation of the surface layer to the formation of the middle porosity rate layer, the porous layer stated above can be formed, by adopting a procedure starting to conduct electricity for the next anodic oxidation after stopping the anodic oxidation once, or by changing the current density in succession without stopping the anodic oxidation once, namely without stopping the electric conduction.

[0045] And the anodic oxidation is preferably conducted in the dark place where light is intercepted. The reason is why depressions are increased on the surface of the porous layer and it becomes difficult to obtain an epitaxial semiconductor film which is good in crystallinity if the light illuminates it.

[0046] In addition, the porous layer of the silicon in which the anodic oxidation is conducted can be used as a visible light emitting element. In this case, on the contrary of the above description, it is preferable to conduct the anodic oxidation with emitting the light, and this makes luminous efficiency rise. Further, blue shift happens in wavelength on oxidizing it. In addition, a semiconductor substrate, which may be p-type or n-type, preferably has so high resistivity that it does not introduce impurity.

[0047] The semiconductor substrate of which the porous layer is formed in the surface (one side or each side) can be obtained by the above-mentioned step. In addition, a film thickness of the whole porous layer may be, which is not limited in particular, 1 to 50  $\mu\text{m}$ , preferably 3 to 15  $\mu\text{m}$ , and usually about 8  $\mu\text{m}$ . The thickness of the whole porous layer is preferably thin as it can, in order to employ the semiconductor substrate as repeatedly as possible.

[0048] In addition, it is preferable to anneal the porous layer before a semiconductor film is formed on the porous layer. Heat treatment in the hydrogen gas atmosphere, namely hydrogen annealing can be given as the annealing. When this hydrogen annealing is performed, a natural oxide film formed on the surface of the porous layer can be removed completely and oxygen atom in the porous layer can be removed as much as possible, and thus the surface of the porous layer becomes smooth, and an epitaxial semiconductor film having good crystallinity can be formed. Simultaneously, by this pretreatment, the intensity of the interface between the high porosity rate layer and the middle porosity rate layer can be weakened further and an epitaxial semiconductor film can be peeled from the substrate more easily. For example, the hydrogen annealing in this case is performed in a temperature range of around 950°C to 1150°C.

[0049] In addition, if low temperature oxidation of the porous layer is performed before the hydrogen annealing, the interior of the porous layer is oxidized. Hence, even if the thermal annealing is performed in the hydrogen gas atmosphere, the structure of the porous

layer is not changed drastically. In other words, a distortion from the peeling layer is hard to transmit to the surface of the porous layer, and an epitaxial semiconductor film of good quality in crystallinity can be formed. The low temperature oxidation in this case can be performed, for example, at 400°C in dry oxidative atmosphere for around 1 hour.

5 [0050] And as mentioned above, epitaxial growth of a semiconductor is performed on the porous layer surface. In this epitaxial growth of the semiconductor, the epitaxial growth on this porous layer is possible because the porous layer formed in a surface of a single-crystal semiconductor substrate keeps crystallinity in spite of being porous. This epitaxial growth on the porous layer surface can be performed, for example, at a  
10 temperature of 700°C to 1100°C, for example, by a CVD method.

[0051] In addition, in either the hydrogen annealing described above or the epitaxial growth of a semiconductor, as a method for heating the semiconductor substrate up to a predetermined substrate temperature, the so-called susceptor heating method can be adopted, or an electric conduction heating method for heating it by applying the electric  
15 current to the semiconductor substrate in itself, or the like can be adopted.

[0052] A semiconductor film to grow on the porous layer may be a single-layered semiconductor film or a bilayer semiconductor film by lamination of a plurality of semiconductor layers. In addition, this semiconductor film may be the same substance as the semiconductor substrate or the different substance from that. In using a single-crystal  
20 Si semiconductor substrate, various kinds of epitaxial growth can be performed, for instance, Si, a compound semiconductor such as GaAs, or a silicon compound such as  $\text{Si}_{1-y}\text{Ge}_y$  epitaxially grows on the porous layer formed in the surface, or these are combined suitably and are laminated.

[0053] In addition, an impurity of n-type or p-type can be introduced into the  
25 semiconductor film on the occasion of the growth. Alternatively, after forming the semiconductor film, the impurity can be introduced entirely or selectively by ion

implantation, ion diffusion, or the like. In this case, the conductivity type, the density, and the kind of the impurity are selected in response to the purpose of the use.

[0054] In addition, the thickness of the semiconductor film can be selected suitably, depending on the use application of a thin film semiconductor. For instance, when a semiconductor integrated circuit is formed in the thin film semiconductor, for example, it can be formed in thickness of about 5  $\mu$  m, because an operation layer of a semiconductor device has a thickness of about several  $\mu$  m.

[0055] There are depressions slightly on the surface of the epitaxial semiconductor film obtained as described above. And it is preferable to polish the semiconductor film surface, when such a disadvantage is generated as precision in mask alignment of an exposure equipment in exposure treatment for photo-resist is disimproved, for example, in a photolithography step performed in a step for forming a circuit element or the integrated circuit to this semiconductor film. In this case, the weak polishing is performed so that this porous layer does not suffer from a load, because the porous layer is brittle and weak.

[0056] Next, when a semiconductor device is constituted, a circuit element or an integrated circuit is formed in a semiconductor film. For instance, a semiconductor element such as DRAM (Dynamic Random Access Memory) or CMOS (Complementary Metal (sic) Oxide Semiconductor), or the integrated circuit combining with these elements is formed. The circuit element and the integrated circuit can depend on the general semiconductor manufacturing technique. The manufacturing can be applied to all circuit elements or all integrated circuits which can be formed on the semiconductor substrate by using a diffusion furnace, an ion implantation equipment, an exposure equipment, a CVD (chemical vapor deposition) device, a sputtering device, a washing apparatus, a dry etching equipment, an epitaxial growing device, or the like. In addition, for example, a solar battery can be constituted by the circuit element or the integrated circuit which is each semiconductor device such as diode or transistor, a digital or analog IC, a flash memory, or

the like, regardless of a distinction of the kind, for instance.

[0057] Thus, it is desirable that the whole thin film semiconductor device in which the circuit element or the integrated circuit is formed on the semiconductor film is covered with an insulating layer.

5 [0058] Thus, after the circuit element or the integrated circuit is formed, a supporting substrate is connected with this semiconductor film, namely the thin film semiconductor device. For example, the kind of this supporting substrate is not limited to a resin substrate, a glass substrate, a metal substrate, a ceramic substrate or the like. For instance, it may be stuck on a flexible substrate or a cover sheet which constitutes a IC card, so as to  
10 constitute the IC card. In addition, some supporting substrates can form a circuit element or an integrated circuit, which can be constituted by a printed wiring board or the like. For example, a junction method of this supporting substrate can depend on junction by adhesive agent, solder, an adhesive or the like. And the junction intensity is junction intensity more than intensity for peeling, which is performed later with the porous layer  
15 later therebetween, namely the junction intensity enough that the junction is not destroyed by the power required for the peeling. And the attachment agent is used, which has adhesive strength so that the semiconductor film integrated with this supporting substrate can be peeled from the semiconductor substrate.

[0059] In this way, after integrating the supporting substrate with the semiconductor film,  
20 this is peeled from the semiconductor substrate by internally breaking the porous layer. This peeling is realized easily in the high porous layer, in the porous layer having the high porous layer.

[0060] In some cases, the porous layer remains in a peeled face of the semiconductor film peeled from the semiconductor substrate in this way and this porous layer is removed by  
25 polishing, etching or the like if desired. In addition, it may be just undisturbed without removing. Alternatively, a protective film may be attached, or a protective substrate, for

example, a resin substrate may be stuck, in order to protect the peeled face.

[0061] The thin film semiconductor produced as above or the semiconductor device thereby is what a circuit element or an integrated circuit is formed on a thin film semiconductor by a semiconductor film by the epitaxial growth, which is extremely thin, and can be applied to electronic devices such as portable devices, for example, including the IC card by using a characteristic to be flexible and to be light, and is adapted to small and frivolous quality of late years.

[0062] On the other hand, the surface of the semiconductor substrate separated is polished and is used again. For instance, the thickness of the substrate consumed for manufacturing a thin film semiconductor device once is about 3 to 20  $\mu\text{m}$ , and thus, the thickness consumed by the use of 10 times repeatedly is about 30 to 200  $\mu\text{m}$ . Therefore, in the method of the present invention, a thin film semiconductor device can be produced extremely at low cost and low energy, because a semiconductor substrate of an expensive single-crystal can be used repeatedly. In addition, if the epitaxial growth corresponding to amounts of consumption is performed on the semiconductor substrate surface, the same semiconductor substrate can be used forever, and the thin film semiconductor device can be produced further at low cost and low energy.

[0063] Next, embodiments of the present invention are given to explain. However, the present invention is not limited to the embodiments.

[0064] (Embodiment 1) FIG. 1 and FIG. 2 show process drawings of this embodiment. First, a semiconductor substrate 11 of a wafer by single-crystal Si, whose specific resistance is assumed, for example, 0.01 to 0.02  $\Omega\text{cm}$  by adding boron in high concentrations is provided (FIG. 1A). In addition, anodic oxidation is conducted to the surface of this semiconductor substrate 11, and a porous layer is formed in the surface of the semiconductor substrate 11. In this embodiment, the anodic oxidation is conducted with the anodic oxidation device of the double-tank structure explained in FIG. 7. In

other words, the semiconductor substrate 11 by the single-crystal Si is arranged between the first and the second tanks 1A and 1B and HF : C<sub>2</sub>H<sub>5</sub>OH = 1 : 1 is injected in each tank 1A and 1B. And electric current is applied between Pt electrodes 3A and 3B, which are soaked and arranged in an electrolytic solution 4 in each electrolytic solution tank 1A and 1B by a direct current power supply 2.

[0065] First, low-current with current density of 1 mA/cm<sup>2</sup> is applied for 8 minutes.

Thus, a surface layer 12S that constitutes the porous layer of 1.7 μm in thickness, having pores whose apertures are small and whose minute porosity rate is 16% is formed (FIG. 1B). If the pore in the surface of the porous layer is small, the surface of the porous layer

becomes flatter and smoother by H<sub>2</sub> annealing which is performed later, this is effective in improving crystallinity of a Si epitaxial semiconductor film which epitaxially grow thereon

later. After that, electric conduction is stopped once. Next, electricity with current density of 7 mA/cm<sup>2</sup> is conducted for 8 minutes. And thus, a middle porosity rate layer 12M of 6.3 μm in thickness, whose porosity rate is 26% which is higher than the porosity

rate of the surface layer is formed under the surface layer 12S (FIG. 1C). After that, electric conduction is stopped again. Next, electricity is conducted for 3 seconds, increasing current density to 200 mA/cm<sup>2</sup>. Accordingly, a high porosity rate layer 12H of about 0.05 μm in thickness, whose porosity rate is about 60%, which is higher than the porosity rate of the surface layer 12S and the middle porosity rate layer 12M is formed

inside of the middle porosity rate layer 12M, namely as sandwiched by the middle porosity rate layer 12M (FIG. 1D). In this way, the porous layer 12 is formed with the surface layer 12S, the middle porosity rate layer 12M, and the high porosity rate layer 12H.

[0066] As for the porous layer 12 formed as described above, the porosity rate of the middle porosity rate layer 12M is different from one of the high porosity rate layer 12H, and therefore, a big distortion is generated in these interfaces and around these interfaces, and then intensity in these parts becomes extremely weak. However, the effect of the

distortion on the surface of the porous layer, which is easy to receive effect by this distortion greatly, can be relieved, because there is the middle porosity rate layer 12M between the high porosity rate layer 12H and the surface layer 12S, which acts as a buffer. Therefore, the effect on the crystallinity by epitaxial growth to be performed on the porous layer later can be evaded effectively, by this distortion.

[0067] Since then, in an ordinary pressure Si epitaxial growing device to epitaxially grow later, the semiconductor substrate 11 having the porous layer 12 is heated at 1100°C in H<sub>2</sub> atmosphere, namely annealing treatment is carried out thereon. This annealing takes about 20 minutes to raise temperature from room temperature to 1100°C, and the annealing treatment is performed for about 30 minutes at 1100°C. By this H<sub>2</sub> annealing, the surface layer with the pores whose apertures are small gets smooth in flatness. Simultaneously, separation intensity becomes much weaker around the interface between the middle porosity rate layer 12M and the high porosity rate layer 12H, inside of the porous layer 12.

[0068] After that, in the ordinary pressure Si epitaxial growing device in which H<sub>2</sub> annealing is treated, a Si semiconductor film 13 is formed by the Si epitaxial growth on the porous layer 12, namely the surface layer 12S (FIG. 2E). In this epitaxial growth, the Si epitaxial growth with SiH<sub>4</sub> gas is performed for 17 minutes, reducing annealing temperature in the former H<sub>2</sub> atmosphere from 1100°C to 1030°C. And thus, the Si epitaxial semiconductor film 13 of about 5  $\mu$ m in thickness, which is superior in crystallinity is formed on the porous layer 12.

[0069] At this time, if there are depressions on the surface of the Si epitaxial semiconductor film 13, this surface is polished. The high porosity rate layer 12H becomes like a frost column and fragile by the distortion described above and by the high porosity rate, so that the separation intensity becomes very weak. And therefore, it is polished in weak force so as not to damage this. This makes the surface of the epitaxial semiconductor film 13 flatter. As thus, for example, mask alignment of an exposure



equipment can be realized with higher accuracy.

[0070] The semiconductor film 13 is separated from the semiconductor substrate 11. First, a supporting substrate 61 comprised by a PET (polyethylene terephthalate) sheet is connected to the top of the semiconductor film 13 with an adhesive agent 60 (FIG. 2F).

5 [0071] At this time, the adhesive strength of the supporting substrate 61 has stronger intensity than the intensity for separating the porous layer 12 from the semiconductor substrate 11, namely it is an adhesive strength such that peeling is not generated in the supporting substrate 61 on the occasion of the separation.

[0072] Next, external force in a direction separating the semiconductor substrate 11 from  
10 the supporting substrate 61 is given therebetween. As thus, the separation is generated in the high porosity rate layer 12H of the porous layer 12, whose density is assumed to be weak, as described above, or the neighborhood, and the semiconductor film 13 in which the integrated circuit is formed with the supporting substrate 61 is peeled from the semiconductor substrate 11 (FIG. 2G).

15 [0073] And thus, the flexible semiconductor film 13 of 5  $\mu\text{m}$  in thickness for example, which is adhered to the flexible substrate 61, is formed.

[0074] And in this case, there is a porous film 22 of 5  $\mu\text{m}$  in film thickness, which is a remaining portion of the porous layer 12 recrystallized by the annealing in  $\text{H}_2$  atmosphere described above on a separation face of the semiconductor substrate 11 from the  
20 semiconductor film 13.

[0075] The porous film 22 remained in this semiconductor substrate 11 is etched and is removed. In the etching of this porous film 22, the semiconductor substrate 11 is soaked in a chemical, for example, hydrofluoric nitric acid, namely etchant by a liquid mixture with hydrofluoric acid HF, nitric acid  $\text{HNO}_3$  and aqua  $\text{H}_2\text{O}$ . Thus, the porous film 22 is  
25 etched and removed (FIG. 2H).

[0076] And further, this semiconductor substrate 11 is electropolished by the anodic

oxidation device shown in the above FIG. 7. In this case, an electrolytic solution which is HF : C<sub>2</sub>H<sub>5</sub>OH = 1 : 2 is poured in each tank 1A and 1B. And electricity of 200 mA/cm<sup>2</sup> is conducted between Pt electrodes 3A and 3B for 15 seconds. At this time, the surface of the semiconductor substrate 11 is electropolished, and a face having good crystallinity is exposed on the substrate surface.

[0077] In this way, the steps described in the above FIG. 1 and FIG. 2 are repeated, by recycling the semiconductor substrate 11 whose face having good crystallinity is exposed, and then, a plurality of pieces of thin film semiconductors can be obtained.

[0078] (Embodiment 2) Also in this embodiment, the porous layer 12 which consists of the surface layer 12S and the high porosity rate layer 12H in the middle porosity rate layer 12M is formed in the surface of the semiconductor substrate 11, by adopting the same method as embodiment 1 and the steps explained in FIG. 1A to FIG. 1D.

[0079] And in this embodiment, annealing is performed in oxygen atmosphere at 400°C for 1 hour with using a diffusion furnace, after forming this porous layer 12. The interior of the porous layer 12 is oxidized by this disposal, and a major structural change by annealing in H<sub>2</sub> atmosphere to be performed after this can be prevented from generating in the porous layer, and the effect on the surface layer 12S by the distortion which occurs around the interface of the high porosity rate 12H can be evaded more effectively.

[0080] After that, as in the embodiment 1, the annealing in H<sub>2</sub> atmosphere is performed with an ordinary pressure Si epitaxial growing device, and then the semiconductor film 13 of 5 μm in thickness which is superior in crystallinity is formed by the Si epitaxial growth as the embodiment 1 (FIG. 2E).

[0081] At this time too, when there are depressions on the surface of the Si epitaxial semiconductor film 13, this surface is polished. The high porosity rate layer 12H becomes like a frost column and fragile by the distortion described above and by the high porosity rate, and the separation intensity becomes very weak, and therefore, it is polished

in weak force so as not to damage this. This makes the surface of the epitaxial semiconductor film 13 flatter. As thus, for example, mask alignment of an exposure equipment can be realized with higher accuracy.

5 [0082] The semiconductor film 13 is separated from the semiconductor substrate 11 by the same method as the embodiment 1 (FIG. 2F, FIG. 2G).

[0083] In this way, the flexible semiconductor film 13 of 5  $\mu\text{m}$  in thickness for example, which is adhered to the flexible substrate 61, is formed as in the embodiment 1.

10 [0084] And also in this case, there is a porous film 22 of 5  $\mu\text{m}$  in film thickness, which is a remaining portion of the porous layer 12 recrystallized by the annealing in  $\text{H}_2$  atmosphere described above on a separation face of the semiconductor substrate 11 from the semiconductor film 13.

15 [0085] After that, in this embodiment, this porous film 22 remaining in the semiconductor substrate 11 is etched and removed, by soaking the semiconductor substrate 11 in etchant by an liquid mixture with hydrofluoric acid, hydrogen peroxide  $\text{H}_2\text{O}_2$ , and aqua  $\text{H}_2\text{O}$  (FIG. 2H).

[0086] And further, this semiconductor substrate 11 is electropolished by the anodic oxidation device shown in FIG. 7. In this case, an electrolytic solution which is  $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 2$  is poured in each tank 1A and 1B. Then, electricity of  $200 \text{ mA/cm}^2$  is conducted between Pt electrodes 3A and 3B for 15 seconds. At this time, the surface of the semiconductor substrate 11 is electropolished, and a face having good crystallinity is exposed on the substrate surface.

[0087] In this way, the same step is repeated by recycling the semiconductor substrate 11 whose face having good crystallinity is exposed, and then a plurality of pieces of thin film semiconductors can be obtained.

25 [0088] Next, one embodiment for the case of producing a solar battery in the present invention is explained.

[0089] (Embodiment 3) Although FIG. 3 and FIG. 4 is referred to explain, but also in this embodiment, the porous layer 12 consisting the surface layer 12S, the middle porosity rate layer 12M and the high porosity rate layer 12H formed therein is formed in the surface of the semiconductor substrate 11 by the anodic oxidation, with taking steps shown in FIG. 1A to FIG. 1D by the same method as the embodiment 1. Then, the annealing in H<sub>2</sub> atmosphere as explained in the embodiment 1 is performed, and then the semiconductor film 13 is epitaxially grown (FIG. 3A). The semiconductor film 13 in this embodiment has p<sup>+</sup>-p<sup>-</sup>-n<sup>+</sup>, a three-layer structure.

[0090] In the epitaxial growth of this semiconductor film 13, the epitaxial growth using SiH<sub>4</sub> gas and B<sub>2</sub>H<sub>6</sub> gas is performed for 3 minutes in the ordinary pressure Si epitaxial growing device in which the annealing is performed inside of H<sub>2</sub> atmosphere, and then a first semiconductor layer 131 by the p<sup>+</sup> Si into which boron B at 10<sup>19</sup> atoms/cm<sup>3</sup> is added is formed. Next, a flow rate of B<sub>2</sub>H<sub>6</sub> gas is changed, and the Si epitaxial growth is performed for 10 minutes, and then a second semiconductor layer 132 by p<sup>-</sup> Si in low concentration into which boron B at 10<sup>16</sup> atoms/cm<sup>3</sup> is added is formed. Furthermore, PH<sub>3</sub> gas is provided instead of B<sub>2</sub>H<sub>6</sub> gas, and epitaxial growth is performed for 4 minutes, and then a third semiconductor layer 133 by n<sup>+</sup> Si into which phosphorus P at 10<sup>19</sup> atoms/cm<sup>3</sup> with high density is added is formed on the p<sup>-</sup> epitaxial semiconductor layer 132. Thus, the semiconductor film 13 having the p<sup>+</sup>-p<sup>-</sup>-n<sup>+</sup> structure comprising the first to third epitaxial semiconductor layers 131 to 133 is formed.

[0091] Next, in this embodiment, a SiO<sub>2</sub> film, namely a transparent insulating film 16 is formed on the semiconductor film 13 by surface thermal oxidation, and openings 16W which contacts with electrodes or wirings are formed by pattern etching with photolithography (FIG. 3B). This openings 16W can be formed, holding an indispensable spacing, in parallel array in a stripe-shape extending in the direction perpendicular to paper in the drawings. The SiO<sub>2</sub> film formed as described enables the carrier generation and the

rejoining in the interface to be reduced as much as possible.

[0092] Then, a metal film is deposited overall, and electrodes or wirings 17 of a light receiving face side are formed along the stripe-shaped openings 16W by the pattern etching with the photolithography (FIG. 4C). The metal film which forms the electrodes or wirings 17 can be constituted by a multilayer structure film formed sequentially by depositing, for example, a Ti film of 30 nm in thickness, Pd of 50 nm in thickness, and Ag of 100 nm in thickness, and further, by depositing Ag plates thereon. And then, annealing is performed at 400°C for 20 to 30 minutes.

[0093] Next, in this embodiment, conduction lines 41, which is a metal wire in this particular embodiment, is jointed on the stripe-shaped electrodes or wirings 17 accordingly, and a transparent substrate 42 is jointed thereon by transparent adhesive 21 (FIG. 4D). The conductivity (sic) 41 can be jointed to the electrodes or wirings 17 by soldering. And each end of the conduction lines 41 is respectively lengthened more than the electrodes or wirings 17 so as to protrude outside.

[0094] After that, external force to separate each other is given to the semiconductor substrate 11 and the transparent substrate 42. And thus, the semiconductor substrate 11 and the epitaxial semiconductor film 13 are separated in the weak high porosity rate layer 12H of the porous layer 12 or around this, and a thin film semiconductor 23 in which the epitaxial semiconductor film 13 is connected over the transparent substrate 42 is provided (FIG. 5E).

[0095] In this case, the porous layer 12 remains in the back face of the thin film semiconductor 23, but silver paste is applied thereon, and additionally, a metal plate is connected and thus other back electrode 24 is constituted. In this way, a solar battery in which the thin film semiconductor 23 of the  $p^+ - p^- - n^+$  structure is formed to the transparent substrate 42 is constituted (FIG. 5F). This metal-electrode 24 functions also as a protective film for a device layer of the solar battery back.

[0096] Although the electrodes or wirings 17 of the light receiving face side is covered with the transparent substrate 42, the solar battery formed in this way can be electrically-connected with the outside easily because the electricity is derived to the outside from these by the conduction lines 41. In addition, for example, as in the  
5 embodiment described above, series resistance of the solar battery can be small enough, by getting to derive each conduction lines 41 from each of a plurality of electrodes or wirings 17 contacted with the epitaxial semiconductor film 13, namely with an activity part of a back side of the solar battery.

[0097] And similar etching and electrolytic etching are performed as in embodiment 1 for  
10 the semiconductor substrate 11 which peels the solar battery, namely the semiconductor film 13. In other words, the porous film 22 is etched and removed by etching with hydrofluoric nitric acid, and further, this semiconductor substrate 11 is electropolished by using the anodic oxidation device shown in FIG. 7. In this case, an electrolytic solution which is  $\text{HF} : \text{C}_2\text{H}_5\text{OH} = 1 : 2$  is poured in each tank 1A and 1B. And electricity of 200  
15  $\text{mA}/\text{cm}^2$  is conducted between Pt electrodes 3A and 3B for 15 seconds. Then, the surface of the semiconductor substrate 11 is electropolished and a face having good crystallinity is exposed to the substrate surface (FIG. 6).

[0098] In this way, the step or the like for forming the semiconductor film 13 same as mentioned above is repeatedly processed to the semiconductor substrate 11 whose face  
20 having the good crystallinity is exposed, and thus a plurality of pieces of solar batteries can be obtained.

[0099] In addition, the peeling from the semiconductor substrate 11 of the epitaxial semiconductor film is performed by giving external force to separate each other in each embodiment described above, but in some cases the peeling can be realized by an  
25 ultrasonic wave vibration.

[0100] In the anodic oxidation of each embodiment described above, when peeling of a

semiconductor, for example, Si is generated by the high current density or the long time electric conduction, and this generates a Si scrap and it adheres to inside of the device, for example, in an electrolytic solution tank, the unnecessary Si deposit can be dissolved and removed by injecting hydrofluoric nitric acid liquid into the tank after the semiconductor substrate 11 is taken out. In addition, a device in which a semiconductor substrate is soaked in a single-tank structure can be used as the device for performing the anodic oxidation without limiting to the example of FIG. 7.

[0101] In addition, as for a semiconductor substrate whose thickness is decreased by manufacturing a thin film semiconductor and a solar battery, epitaxial growth of a semiconductor whose thickness corresponding to this decreased thickness is carried out, and thus the above-mentioned thin film solar battery is repeatedly manufactured, so that the same semiconductor substrate becomes possible to be used eternity, and therefore, the solar battery can be produced in lower cost and lower energy.

[0102] According to the manufacturing method of the present invention described above, in the semiconductor substrate, the porous layer is formed in the surface and the epitaxial growth of the semiconductor is performed thereon, and then this is peeled, and thus, the semiconductor substrate is consumed corresponding to only the thickness which is made porous. However, after the formation and the peeling of the epitaxial semiconductor film described above, the semiconductor substrate surface is removed by etching and electrolytic etching, so that a desired thin film semiconductor, namely a plurality of various semiconductor devices of a thin film and half pattern, for example, which is flexible, can be manufactured at a low price by using again this semiconductor substrate 11 repeatedly.

[0103] In addition, the semiconductor substrate 11 becomes thin by forming the porous layer, but the thickness can be compensated by epitaxially growing the semiconductor whose thickness corresponds to a decrease in this thickness on the semiconductor substrate 11. In addition, when the thickness is not compensated and the thickness becomes thin,

this semiconductor substrate in itself can be used as a thin film semiconductor, and for example, a solar battery can be manufactured too. Thus, the semiconductor substrate is not invalidated finally and most of its can be used without wasting, and therefore this can reduce the cost.

5 [0104] In addition, in the manufacturing method of the present invention, when electrolytic etching is finally performed, after that, the next step for forming the porous layer 12 can be conducted in succession.

[0105] In addition, according to the manufacturing method described above, the supporting substrate 42 is connected over the semiconductor film 13, and the substrate and the  
10 epitaxial semiconductor film are integrated, and then a method for peeling the substrate with the epitaxial semiconductor film from the semiconductor substrate can be adopted. Therefore, this substrate is not limited in the type, and a single-crystal thin film semiconductor can be formed on a flexible printed circuit board, a rigid printed wiring board, and the substrate such as a metal plate, ceramic, glass, and resin, which is not  
15 absolutely conceivable in common sense of the conventional semiconductor technique, or the solar battery can be formed.

[0106] In addition, in the case of a method for making the semiconductor layer epitaxially grown on the porous layer having merely a single porosity rate, it is necessary that the porosity rate of the porous layer which becomes a nucleus of crystal growth is made small  
20 in order to make crystallinity of the semiconductor film well, and therefore, in the anodic oxidation, it is necessary that current density is made low and that HF mixing ratio of an electrolytic solution is increased. However, when the porosity rate becomes low as described above, the porous layer becomes hard and the separation of an epitaxial semiconductor film becomes difficult. Thus, among the conditions of the anodic  
25 oxidation, for example, when the current density is made high and the HF mixing ratio of the electrolytic solution is reduced so that the porosity rate is increased for weakening the



separation intensity, in this case, the separation becomes easy, but the crystallinity of the epitaxial semiconductor film becomes extremely bad. However, according to the method described above, the porous layer having a property of a bilateral character, which has a small porosity rate for the surface section of the porous layer and a big porosity rate for the interior of the porous layer, is formed, and therefore, the epitaxial semiconductor film can be formed on the porous layer well, and additionally the epitaxial semiconductor film can be separated easily. For example, it is also possible to form such a weak porous layer that is easily separated by an ultrasonic wave easily can be formed.

[0107] In addition, in the high porosity rate layer to be formed on the porous layer, when the porosity rate becomes bigger, the peeling becomes easier, but a distortion becomes big, which affects the surface layer of the porous layer. Therefore, sometimes the surface layer may crack. In addition, when the epitaxial growth is performed, it becomes a cause that makes a fault in an epitaxial semiconductor film. However, in the method described above, a high quality epitaxial semiconductor film in which peeling is easy can be formed by forming a middle porosity rate layer whose porosity rate is slightly higher than the surface layer between a layer whose porosity rate is very high and the surface layer whose porosity rate is low, as a buffer layer for relieving the distortion generated from these layers.

[0108] In addition, in the anodic oxidation with high current density according to the method described above, when current is applied at intervals, the high porosity rate layer in the porous layer can be formed in the semiconductor substrate side interface thereof or around that. And in this case, the surface can be maximally isolated from the high porous layer which becomes a peeling layer. Therefore, the buffer layer can be made thin, the thickness of porous layer can be reduced and a consumption of the thickness-decreased direction of the semiconductor substrate can be reduced, and the cost becomes possible to be decreased further.

[0109] In addition, in the anodic oxidation with low current density, a function of the buffer layer can be improved further in forming it so as to increase gradually the porosity rate of the buffer layer between the surface layer and the peeling layer of the porous layer as closer to the inside by increasing current flow more gradually.

5 [0110] In addition, the porous layer can be formed easily by conducting the anodic oxidation in an electrolytic solution containing hydrogen fluoride and ethanol or in a liquid mixture of hydrogen fluoride and methanol. In this case, when current density of the anodic oxidation is changed, the adjustable range of the porosity rate is increased further, by changing composition of this electrolytic solution also.

10 [0111] In addition, the epitaxial semiconductor film having good crystallinity can be formed, because generation of depressions in the surface of the porous layer can be reduced or avoided by avoiding irradiation with visible radiation in the anodic oxidation.

[0112] In addition, the surface of the surface layer of the porous layer becomes smooth and the epitaxial semiconductor film having good crystallinity can be formed, by heating it in  
15 hydrogen gas atmosphere after forming the porous layer. And the interior of the porous layer is oxidized, by thermal-oxidizing the porous layer before the heating step in the hydrogen gas atmosphere after forming the porous layer. And thus, a big change of the structure is hard to generate in the porous layer even if the annealing in hydrogen of the next step, and the distortion from the interior becomes hard to reach the surface of the  
20 porous layer, and therefore, an epitaxial semiconductor film having good crystallinity can be formed.

[0113]

[Effect of the Invention]According to the manufacturing method of the present invention, a porous layer is formed in a semiconductor substrate surface, and a semiconductor film is  
25 grown thereon, and then this is peeled from the semiconductor substrate in the porous layer, and thus, a thin film semiconductors having good crystallinity can be produced easily,

authenticity, and at a low price. Furthermore, in the present invention, the semiconductor substrate is effectively used and it can be constituted at a lower price, because the semiconductor substrate left becomes possible to be recycled by removing the porous layer.

5 [BRIEF DESCRIPTION OF THE DRAWINGS]

FIG. 1 is a flow chart (the 1st) showing one embodiment of the present invention method. A to D are cross-sectional views showing each of the steps.

FIG. 2 is a flow chart (the 2nd) showing one embodiment of the present invention method. E to H are cross-sectional views showing each of the steps.

10 FIG. 3 is a flow chart (the 1st) of another embodiment in the present invention method. A and B are cross-sectional views showing each of the steps.

FIG. 4 is a flow chart (the 2nd) showing another embodiment in the present invention method. C and D are cross-sectional views showing each of the steps.

FIG. 5 is a flow chart (the 3rd) showing another embodiment the present invention method.

15 E to F are cross-sectional views showing each of the step.

FIG. 6 is a flow chart (the 4th) showing another embodiment the present invention method.

FIG. 7 is a block diagram showing an example of an anodic oxidation device conducting the present invention method.

[Description of the Reference Symbols]

20 11 semiconductor substrate, 12 porous layer, 12M middle porosity rate layer, 12H high porosity rate layer, 13 semiconductor film, 131 first semiconductor film, 132 second semiconductor film, 133 third semiconductor film, 41 conduction line, 42 transparent substrate